

(51) Int.Cl.<sup>6</sup>  
H 01 H 59/00  
H 01 L 29/84

識別記号  
H 01 H 59/00  
H 01 L 29/84

府内整理番号  
8523-5G  
9353-4M

F I  
H 01 H 59/00  
H 01 L 29/84

B

審査請求 未請求 予備審査請求 有 (全 66 頁)

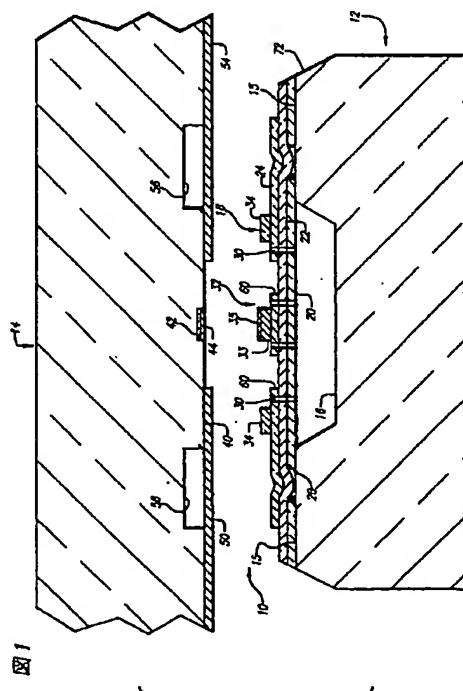
(21)出願番号 特願平6-518131  
(86) (22)出願日 平成6年(1994)1月31日  
(85)翻訳文提出日 平成7年(1995)8月1日  
(86)国際出願番号 PCT/US94/01091  
(87)国際公開番号 WO94/18688  
(87)国際公開日 平成6年(1994)8月18日  
(31)優先権主張番号 012,055  
(32)優先日 1993年2月1日  
(33)優先権主張国 米国(US)  
(81)指定国 EP(AT, BE, CH, DE, DK, ES, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), CA, JP

(71)出願人 ブルックトゥリー コーポレイション  
アメリカ合衆国, 92121-3707 カリフォルニア州, サンディエゴ, スクラントンロード 9888  
(72)発明者 クリストファー, ジェームズ ディー.  
アメリカ合衆国, 92009 カリフォルニア州, カールスバッド, ガリオン ウェイ 7627  
(72)発明者 カツエンスタイン, ヘンリー エス.  
アメリカ合衆国, 93420 カリフォルニア州, アロイ グランデ, ゼノン ウェイ 918  
(74)代理人 弁理士 石川 泰男

(54)【発明の名称】 ミクロ機械加工されたリレー及び当該リレーの形成方法

## (57)【要約】

半導体基板(12) (例えば、多結晶シリコン)内のキャビティ(16)の両端に延在している橋絡部材(18)は、連続層、すなわち、マスク層(20)、導電層(22) (例えば、ポリシリコン)及び絶縁層(24) (例えば、二酸化珪素)を有している。第1電気接点(32) (例えば、ルテニウムでコーティングされた金)は、前記絶縁層上で、前記キャビティの両端における前記橋絡部材の延在方向に垂直な方向へ延在している。突出物(34) (例えば、金)対を、前記絶縁層上の、接点と前記各キャビティ端部との間にそれぞれ設ける。前記基板上に、初めに、前記橋絡部材(18)を形成し、その後に、接点(32)及び突出物(34)を形成する。その後、前記キャビティ(16)が、前記橋絡部材の穴を介して前記基板内でエッティングされる。第2電気接点対(44) (例えば、ルテニウムでコーティングされた金)が、絶縁基板面(14) (例えば、耐熱ガラス)上に、半導体基板に近接して配置される。接点を清浄後、2つの基板を接合する。突出物(34)が絶縁基板面と係合しているので、前記第1接点(32)は、



## 【特許請求の範囲】

1. キャビティを有し、多結晶材料から形成される第1基板と、  
前記キャビティの両端部で前記第1基板上に、両端部が支持されている橋絡部材と、  
当該橋絡部材の中間位置に設けられた第1電気接点と、  
絶縁材料から形成され、前記第1電気接点と係合するように配置された第2電気接点を少なくとも有している第2基板と、  
前記橋絡部材上に設けられ、前記第1電気接点を前記第2電気接点から変位させるための手段と、  
前記橋絡部材を選択的に移動させ、前記第1電気接点と前記第2電気接点とを係合させるための手段と  
を備えているリレー。  
2. 前記橋絡部材の両端部を、第1の方向へ配置し、  
当該第1の方向と交差する第2の方向へ延在する一対の間隔をあけて配置された接点を構成する第2電気接点と、  
当該第2電気接点を構成する間隔をあけて配置された接点から延在するリード線と、  
を備えている請求項1に記載のリレー。  
3. 前記第1基板と前記第2基板とを接合し、  
前記第1基板に第2キャビティを設け、当該第2キャビティの位置で前記第2基板を露出させているリレーであって、  
前記第2基板上の前記第2キャビティの位置に配置されたボンディングパッドと、  
前記第2電気接点から前記ボンディングパッドへ延在しているリード線と、を備えている請求項1に記載のリレー。  
4. 前記橋絡部材が、マスク層と、電気絶縁材料からなる層上に配置された導電性材料からなる層と、当該導電性材料から成る層上に配置された電気絶縁材料からなる層とを備えている請求項3に記載のリレー。

5. 半導体材料から形成される第1基板と、

当該第1基板に接合され、絶縁材料から形成される第2基板と、

前記第1基板内のキャビティと、

前記第1基板によって支持され、前記キャビティの両端に延在する橋絡部材と

、  
前記橋絡部材上の、前記キャビティ上の位置に配置されている第1電気接点と

、  
当該第1電気接点に対向させて、前記第2基板上に配置された電気接点と、

前記基板のいづれか一方に配置され、前記第1電気接点と、前記第2接点との間に間隔をあけるための手段と、

電界を発生させ、前記橋絡部材を、前記第1電気接点と前記第2電気接点との係合位置に移動させるための手段と、

を備えているリレー。

6. 前記キャビティの形成前に、前記第1基板上に前記橋絡部材を配置し、

当該橋絡部材が、絶縁材料からなる層を備え、

当該絶縁材料からなる層上に、前記キャビティ内で前記第2電気接点と対向させて前記第1接点を設け、

絶縁材料からなる層に、穴を設け、前記第1基板内でキャビティのエッチングを行う請求項5に記載のリレー。

7. 前記キャビティの形成前に、前記第1基板上に前記橋絡部材を形成しているリレーであって、

前記橋絡部材上の、前記離隔した位置の一方と、前記第1接点との間に配置され、前記第1接点と前記第2接点との間隔を広げるための突起物を備えている請求項5に記載のリレー。

8. 前記第1基板の、前記キャビティ及び前記離隔した位置の一方から変位した位置の第2キャビティと、

前記第2基板の表面に沿って、前記第2電気接点から、前記第1基板の前記第2キャビティの位置にまで延在しているリード線と、

を備えている請求項5に記載のリレー。

9. 橋絡部材と、

電気絶縁材料から形成され、一対の離隔している位置で前記橋絡部材を支持し、前記離隔している位置間で、前記橋絡部材が回動できるようにしている基板と、を備え、

前記橋絡部材が、当該基板上の前記離隔している位置に配置される穴を有しているマスク層を備え、

前記橋絡部材が、前記絶縁材料から成る層とともに、前記マスク層上に配置され、回動し、前記穴で支持されている導電性材料から成る層を備え、さらに、

導電性材料からなる層上の電気絶縁材料から成る層と、

前記一対の離隔している位置間における、前記橋絡部材の長さの中間位置に、電気絶縁性材料から成る層上に配置されている導電性

接点と、

を備えているリレー。

10. 前記基板が、前記離隔している位置の間に、キャビティを有し、且つ

前記一対の離隔している位置の間における、前記橋絡部材の長さの中間位置において、前記橋絡部材に穴を設けている請求項9に記載のリレー。

11. 前記電気接点と、前記離隔している位置との間において、前記橋絡部材上に配置されている突起物を備えている請求項9に記載のリレー。

12. 電気絶縁性材料からなり、前記第1基板に接合される第2基板と、

当該第2基板上に配置され、前記第1導電性接点と係合する第2導電性接点と、

を備えているリレー。

13. 電気絶縁性材料からなり、前記第1基板に接合される第2基板と、

前記第2基板上に配置され、前記第1導電性接点と係合する第2導電性接点と、を備え、

前記第1導電性接点が、前記突起物によって、前記第2導電性接点から変位し、さらに

前記第1導電性接点と、前記第2導電性接点との間に電界を発生させ、前記第1導電性接点を前記第2導電性接点の方へ移動させる

ための手段と、

前記第2基板上に配置され、前記第1導電性接点と前記第2導電性接点との間の電界によって生成される電荷を消失させるための手段と、  
を備えている請求項1-1に記載のリレー。

14. 半導体材料から成る第1基板と、

絶縁材料からなる第2基板と、

前記第1基板の離隔している位置に配置されている第1の複数キャビティと、  
を備え、

前記第1の基板と、前記第2の基板とを、前記第1の複数キャビティのそれぞれの両側で接合し、さらに

前記第1の複数キャビティの個々の位置に、離隔して配置された接点の対を備え、

各接点対の特定の一方を前記第2基板上に配置し、且つ他方を前記第1基板上に配置し、さらに、

前記第1の複数キャビティのそれぞれの接点対と関係し、電界を発生させ、各接点対の少なくとも一方を移動させ、他の接点と係合させ、対を形成するための手段と、

それぞれ前記第2基板上に配置され、前記第2基板から延在している複数のリード線と、

前記第1の複数キャビティにおける連続するキャビティ対の間にそれぞれ配置され、前記第2基板の接点からリード線を露出させ、外部と電気的に接続される第2の複数のキャビティと、

を備えている複数のリレーを提供するウェハー内のリレー。

15. 前記第1のキャビティのそれぞれに配置され、個々のキャビ

ティの両側に前記第1基板によってそれぞれ支持される複数の橋絡部材を備え、

前記第1基板の接点が、前記第1基板上における前記関連するキャビティ上の位置に、前記橋絡部材によって支持され、且つ

前記第1基板上の前記橋絡部材の個々の配置に対応する位置に、第2基板上にそれぞれ配置された第3の複数のキャビティを備え、

前記第2基板上の接点が、前記第3のキャビティ内に配置されている請求項14に記載のリレー。

16. 前記第1及び第2基板が、前記第1キャビティのそれぞれの両側で、特定の領域で接合され、

前記第2の複数のキャビティのそれぞれが、特定のシール領域の隣接する領域以外に配置され、且つ

前記第1キャビティの個々にそれぞれ配置され、前記個々のキャビティ以外の、前記第2の複数キャビティの隣接するキャビティよりも前の位置に、前記第1基板によって支持される複数の橋絡部材を備えている請求項14に記載のリレー。

17. 前記橋絡部材のそれぞれが、絶縁材料からなる層を備え、

前記橋絡部材のそれぞれの、絶縁材料に穴を設け、前記第1の複数のキャビティにおける隣接キャビティをエッチングする請求項16に記載のリレー。

18. 前記第1基板上の前記橋絡部材の個々の支持位置に対応する位置に、それぞれ前記第2基板上に配置された複数のキャビティを備えている請求項15に記載のリレー。

19. 半導体材料からなる基板と、

当該基板上の離隔している位置に配置され、両端部を備えている複数のキャビティと、

当該キャビティの個々を架橋する位置で、それぞれ基板上に支持され、それぞれ、個々のキャビティの両端部で前記基板によって支持され、支点としての前記キャビティの端部に対して回動する複数の橋絡部材と、

個々の橋絡部材上の当該橋絡部材の支点間に配置されている複数の電気接点と

、

を備えている複数のリレーを提供するウェハー内のリレー。

20. 個々の橋絡部材上における、当該橋絡部材上の接点と、このような橋絡部材上の個々の支点位置との間にそれぞれ配置された複数の突起物を備えている請求項19に記載のリレー。

21. 前記複数のキャビティが、第1の複数群を構成し、

前記基板上の、当該第1の複数キャビティの隣接するキャビティの個々の対の間にそれぞれ配置された第2の複数キャビティを備え、当該第2のキャビティの位置で、リレーをウェハーから容易に分離できるように構成している請求項19に記載のリレー。

22. 対となって配置されている複数の突起物を備え；当該突起物の対を個々の橋絡部材上に配置し；前記突起物のそれを、個々の橋絡部材上における、当該橋絡部材上の電気接点と、前記第1の複数キャビティの中の関連する一つの両端部と隣接する端部との間に配置する請求項21に記載のリレー。

23. 半導体材料からなる基板と、

当該基板中に配置され、両端部を有しているキャビティと、

前記キャビティの両端部で前記基板上に支持され、前記基板によって支持されることによって、前記キャビティの両端部に対して回動する橋絡部材と、

前記キャビティの両端部の間に、前記橋絡部材上に配置された電気接点と、を備えているリレー。

24. 前記橋絡部材上に配置された一对の突起物を備え、当該突起物のそれとが、前記電気接点と、前記キャビティの両端部のそれとの間に配置されている請求項23に記載のリレー。

25. 前記基板上の、前記第1のキャビティから離隔した位置に配置された第2のキャビティを備えている請求項23に記載のリレー。

26. 前記橋絡部材が、マスク層と、当該マスク層上の導電性材料からなる層と、当該導電性材料からなる層上の電気絶縁性材料からなる層とを備えている請求項24に記載のリレー。

27. 前記橋絡部材を設け、リレーに形成される静電電荷を除去する請求項24

に記載のリレー。

28. 電気絶縁性材料からなる層を、絶縁されている位置で除去し、前記第2の層を露出させ、リレーに形成される静電電荷を除去する請求項26に記載のリレー。

29. 半導体材料からなる基板と、

当該基板上に配置され、両端部を有しているキャビティと、  
前記基板によって支持され、支点としての前記キャビティの両端部に対して回動し；マスク層と、当該絶縁材料からなるマスク層上の導電性材料からなる層と  
、当該導電性材料からなる層上の電気絶縁性材料からなる層とを備えている前記  
キャビティの橋絡部材と、

前記絶縁材料からなる層上の、前記キャビティの両端の間の中間位置に配置された電気接点と、

を備えているミクロ機械加工されたリレー。

30. 前記電気絶縁材料からなる前記第2層上の、前記接点と、前記キャビティの両端のそれぞれとの間に配置された一対の突起物を備えている請求項29に記載のリレー。

31. 前記キャビティが、第1キャビティを構成し、

当該第1キャビティから離隔している第2のキャビティを設け、前記ミクロ機械加工されたリレーの境界を形成する請求項30に記載のリレー。

32. 前記基板上の、前記第1キャビティの両端部から離隔した位置に第3のキャビティを備え、

当該第3のキャビティ内で、前記導電性材料からなる層と前記絶縁性材料からなる層とを接合する請求項31に記載のリレー。

33. 前記絶縁材料から成る層中の静電電荷を消失させるように、前記橋絡部材を構成する請求項30に記載のリレー。

34. 絶縁された位置において、前記絶縁層を除去し、導電層を露出させ、前記絶縁層中の静電電荷を除去する請求項32に記載のリレー。

35. 異方性エッティングによる特性を有する半導体材料からなる基板と、当該基板に配置され、前記基板の異方性エッティングから形成され、両端部を有しているキャビティと、当該キャビティの両端部で基板上に支持され、前記キャビティの上に少なくとも一つの穴を有し、前記キャビティの異方性エッティングを行うための橋絡部材と、当該橋絡部材上の、前記キャビティの両端部の間の中間位置に配置された電気接点と、を備えているミクロ機械加工されたリレー。

36. 前記電気接点と、前記キャビティの両端のそれぞれとの間における、前記橋絡部材上に配置された一対の突起物を備えている請求項35に記載のミクロ機械加工されたリレー。

37. 前記橋絡部材が、マスク層と、当該マスク層上の導電層及び絶縁層とを備え、前記電気接点が、前記絶縁層上に配置されている請求項35に記載のミクロ機械加工されたリレー。

38. 前記絶縁性材料からなる層に生じる電荷を消失させるように前記橋絡部材を構成し、且つ

前記電気接点と、前記キャビティの両端部のそれぞれとの間における、前記橋絡部材上に、一対の突起物をそれぞれ配置している請求項35に記載のミクロ機械加工されたリレー。

39. 前記キャビティが、第1キャビティを構成し、且つ前記基板中の、前記第1キャビティから離隔している位置に、第2のキャビティを設け、前記ミクロ機械加工されたリレーの境界の一つを形成する請求項35に記載のミクロ機械加工されたリレー。

40. 前記キャビティが、第1キャビティを構成し、且つ前記基板中の、前記第1キャビティから離隔している位置に、第2のキャビティを設け、前記ミクロ機械加工されたリレーの境界の一つを形成し、

前記絶縁層が、絶縁されている位置において除去され、導電層を露出させ、絶縁性材料からなる層中に生じる電荷を消失させる請求項38に記載のミクロ機械加工されたリレー。

4 1. 第1面を有し、半導体材料からなる基板と、

前記半導体材料の第1面に配置され、第1の方向へ互いに離隔している一対の電気接点と、

前記第1の方向と交差する第2の方向へ前記電気接点と離隔して、前記半導体材料の第1面上に配置され、第2の方向へ延在している導電性材料からなる層と、

前記交差する方向へ、前記導電性材料からなる層及び前記電気接点から離隔している位置に、前記第1面中に配置された一対のキャビティと、を備えているミクロ機械加工されたリレー。

4 2. 前記半導体材料からなる第1面上に配置され、個々の接点から一のキャビティを越える位置まで、第2の方向へ延在する一対のリード線と、

前記基板の前記第1面上に配置され、関連する接点とは反対側のリード線の端部で、リード線とそれぞれ接続されている一対のボンディングパッドと、を備えている請求項41に記載のミクロ機械加工されたリレー。

4 3. 他のキャビティを備え、

前記電気接点が、当該他のキャビティ内に配置され、前記半導体材料が、高い温度でその絶縁性を維持できるガラスを構成する請求項42に記載のミクロ機械加工されたリレー。

4 4. 前記基板の第1面上に配置され、前記導電性材料からなる層に電気的に接続される他のパッドと、

当該他のパッドに電圧を供給し、前記基板の第1面に近接して電界を発生させるための手段と、

を備えている請求項43に記載のミクロ機械加工されたリレー。

4 5. 第1の絶縁面と、

当該第1絶縁面上に支持されている第1電気接点と、

第2の絶縁面と、

当該第2絶縁面に設けられ、両端部を有しているキャビティと、

当該キャビティに配置され、前記第2絶縁面上の、前記キャビティの両端部に支持された移動可能手段と、

当該移動可能手段上に配置され、前記第1電気接点と係合する第2電気接点と

当該第2電気接点の前記第1電気接点との係合に関して、前記移動可能手段を傾斜させるための手段と、

前記第1及び第2絶縁面の少なくとも一方に配置され、静電界を発生させ、前記第2電気接点が前記第1電気接点と係合する位置に、前記移動可能手段を移動させるための手段と、

を備えているリレー。

4 6. 前記第1絶縁面を形成する絶縁手段と、

前記第2絶縁面を形成する半導体手段と、

を備え、

前記静電界を発生させるための手段が、前記第1絶縁層と電気的に絶縁された状態で前記第1絶縁面上に配置された導電層を備えている請求項4 5に記載のリレー。

4 7. 前記半導体手段が異方性を有し、且つ

前記移動可能手段が穴を有し、前記半導体手段の異方性エッチングを行う請求項4 6に記載のリレー。

4 8. 前記第2絶縁面の第2キャビティと、

前記第1絶縁面上において、前記第1電気接点から前記第2キャビティの位置まで延在する少なくとも一つのリード線と、

前記第2キャビティに近接する第1電気接点の端部のボンディングパッドと、を備えている請求項4 5に記載のリレー。

4 9. 固定して位置決めされた第1の電気接点と、

当該第1電気接点に対して移動可能な状態で配置され、前記第1

の接点と係合する第2の電気接点と、

第1及び第2の両端部を有し、当該両端部間で移動可能な第1手段と、

前記第1手段の両端部で、前記第1手段を支持する第2手段と、

前記第1接点に対して前記第1手段を傾斜させ、前記第2電気接点を前記第1電気接点から変位させるための第3手段と、

静電界を発生させ、前記第1手段を移動させ、前記第1電気接点と前記第2電気接点とを係合させるための第4手段と、

を備え、

前記第2電気接点が、前記第1手段上に配置され、前記第1手段と共に移動し、前記第1電気接点と係合するリレー。

50. 前記第1電気接点から延在しているリード線と、

当該リード線の端部に設けられたボンディングパッドと、  
を備え、且つ

前記第2手段が、前記ボンディングパッドを露出させ、当該ボンディングパッドと外部とを電気的に接続できるように構成する請求項49に記載のリレー。

51. 支点としての、前記第2手段の前記第1及び第2両端部に対して、前記第1手段を回動させるように、前記第2手段を構成する請求項49に記載のリレー。

52. 前記電界によって前記第1手段に発生する静電電荷を消失できるように、前記第1手段を構成する請求項45に記載のリレー。

53. 前記電界によって前記第1手段に発生する静電電荷を消失で

きるように、前記第1手段を構成し、且つ

前記第2手段を、絶縁性を有する半導体材料から形成する請求項50に記載のリレー。

54. 前記第1手段が、導電層と、当該導電層上の絶縁層と、を備え、

絶縁されて位置において、前記絶縁層を前記導電層から除去し、導電層を露出させ、前記電界によって生じる静電電荷を消失させている請求項49に記載のリレー。

5 5. 異方性を有する半導体材料からなる基板を形成する工程と、  
当該基板上に、絶縁性及びエッティング用試薬材料に耐える特性を有する橋絡手段を形成する工程と、  
当該橋絡手段に、少なくとも一つの穴を形成する工程と、  
当該穴を介して、エッティング試薬材料を前記橋絡手段に供給し、  
当該橋絡手段の下方位置に、前記基板の異方性に依存する寸法のキャビティを前記基板内にエッティングし、前記橋絡手段の長さの一部を前記キャビティから分離する工程と、  
前記橋絡手段の長さの分離された部分の中間位置において、前記橋絡手段上に電気接点を形成する工程と、  
を備えているミクロ機械加工されたリレー。

5 6. 前記基板に前記第1キャビティを形成するのと同時に、前記基板の前記第1キャビティから離隔する位置に、第2キャビティを形成する工程を備えている請求項5 2に記載のリレー。

5 7. 前記橋絡手段に、導電性材料からなる層を設け、その後、絶縁材料からなる層を設ける工程と、  
前記少なくとも一つの穴を、前記絶縁材料からなる層及び前記導電性材料からなる層に設ける工程と、  
前記絶縁材料からなる層及び前記導電性材料からなる層に設けられた穴を介して、前記キャビティをエッティングする工程と、  
を備えている請求項5 5に記載のミクロ機械加工されたリレー。

5 8. 前記導電性材料からなる層の絶縁された位置で、前記導電性材料から、前記絶縁材料からなる層を除去し、前記絶縁材料からなる層の静電電荷を消失させる工程を備えている請求項5 7に記載のミクロ機械加工されたリレー。

5 9. 前記電気接点と、前記基板内の前記キャビティの両周囲との間の、前記橋絡手段上に、突起物を形成する工程を備えている請求項5 5に記載のミクロ機械加工されたリレー。

6 0. 前記基板内の前記第1キャビティから離隔する位置に、前記第2キャビテ

イをエッティングする工程を備えている請求項60に記載のミクロ機械加工されたリレー。

61. 前記接点と、前記基板内の前記キャビティの両周囲との間において、前記橋絡手段上に、突起物を形成する工程と、

前記基板内の前記第1キャビティから離隔する位置に、前記第2キャビティをエッティングする工程と、

を備えている請求項58に記載のリレー。

62. 絶縁材料からなる基板を設ける工程と、

少なくとも一つの第1キャビティを前記基板内に形成する工程と、

少なくとも前記第1キャビティに、電気接点対を設ける工程と、

前記基板上の、前記第1キャビティから離隔する位置に、第2キャビティを設ける工程と、

互いに電気的に絶縁された状態で、前記基板上に、前記電気接点から前記基板の端部までのリード線を設ける工程と、

前記リード線の端部に、ボンディングパッドを設ける工程と、  
を備えているミクロ機械加工されたリレーの形成方法。

63. 前記基板が第1面を有し、

前記第1のキャビティが、前記第1面に形成され、  
前記電気接点の面が、前記第1面と同一平面で接触している  
請求項62に記載のミクロ機械加工されたリレーの形成方法。

64. 前記接点及び前記リード線と電気的に絶縁された状態で、前記基板の前記第1面上に、導電性材料を設ける工程と、

前記基板の前記第1面上に、前記導電性材料と導通している他のボンディングパッドを設ける工程と、  
を備えている請求項63に記載のミクロ機械加工されたリレーの形成方法。

65. 絶縁材料からなる第2基板を設ける工程と、

当該第2基板に橋絡部材を設ける工程と、

前記第2基板の、前記橋絡部材の下方位置に、両端部によって形成されるキャ

ビティを設け、支点としての前記キャビティの端部を中心として前記橋絡部材を回動運動させる工程と、

前記橋絡部材上に他の電気接点を形成し、前記橋絡部材の回動運

動に従って、前記絶縁材料からなる基板上の、前記電気接点と前記他の電気接点とを係合する工程と、

を備えている請求項6.4に記載のミクロ機械加工されたリレー。

6.6. 前記橋絡部材上の、前記電気接点と前記キャビティ端部との間に突起物を形成し、当該電気接点を、前記絶縁材料からなる基板上の電気接点から変位させる工程を備えている請求項6.5に記載の方法。

6.7. 前記キャビティ端部以外の位置で、絶縁材料からなる第1及び第2の基板を接合する工程を備えている請求項6.6に記載の方法。

6.8. 前記第1基板と第2基板とを接合する前に、前記第1基板上のリード線端部におけるボンディングパッドの位置において、前記第2基板に第2キャビティを設ける工程を備えている請求項6.7に記載の方法。

6.9. 第1面を有し、絶縁材料からなる第1基板と、

前記第1基板の第1面上に配置され、電気信号を供給するための第1電気接点手段と、

前記第1基板の第1面上に配置され、前記第1接点手段の信号リレーからの通路を提供するための第1パッドと、

前記第1基板の第1面上に配置され、前記第1手段への電圧供給の際に、電界を発生させるための第1手段と、

前記第1基板の第1面上に配置され、前記第1手段に供給される電圧を受信するための第2パッドと、

前記第1基板の第1面に接合された第1面を有し、半導体材料か

らなる第2基板と、

前記第1手段によって発生する電界内に配置され、当該電界の発生によって、前記第1接点手段と係合する第2電気接点手段と、

を備えているリレー。

70. 前記第2基板がキャビティを有し、

前記第2電気接点手段が、前記キャビティ内に配置され、前記第1接点手段と係合する請求項69に記載のリレー。

71. 前記第2基板の、前記第1基板の第1面上のパッドの位置にキャビティを設け、当該パッドを露出させ、電気的に接続できるようにしている請求項69に記載のリレー。

72. 前記第1及び第2基板の第1面を接合する以前に、前記キャビティを空にする請求項70に記載のリレー。

73. 前記キャビティが、第1キャビティを構成し、

前記第2基板の、前記第1基板の前記第1面のパッドの位置に、他のキャビティを設け、前記パッドを露出させて電気的に接続可能とし、

前記第1及び第2基板の前記第1面を接合する以前に、前記第1キャビティを空にしている請求項70に記載のリレー。

74. 第1面を有し、半導体材料からなる第1基板と、

前記第1基板の第1面と接合される第1面を有し、絶縁材料からなる第2基板と、

第1基板と第2基板との接合面である、前記第1基板の第1面と

第2基板の第1面との間に設けられ、気体が排出されたキャビティと、

当該キャビティ内に配置され、当該キャビティ内で互いに對して移動可能であり、接点間を電気的に接続する接点と、  
を備えているリレー。

75. 前記キャビティ内に配置され、前記キャビティ内に電界を発生させ、相対的に接点を移動させ、接点間を電気的に接続するための手段を備えている請求項74に記載のリレー。

76. 前記キャビティ内の接点の一方を支持し、当該接点とともに移動可能な橋絡部材を備え、接点と接点とを電気的に接続するための手段を備え、且つ当該手段が、前記キャビティ内の絶縁部材に蓄積された電荷を消失させるため

の電気部材を備えている請求項74に記載のリレー。

77. 互いにほぼ平行に配置された接点と、

少なくとも一つの接点と関係し、接点が相対的に移動している間、接点間をほぼ平行な関係に保持し、接点間を電気的に接続するための手段と、  
を備えている請求項73に記載のリレー。

78. 互いにほぼ平行に配置された接点と、

少なくとも一つの接点と関係し、接点が相対的に移動している間、接点間をほぼ平行な関係に保持し、接点間を電気的に接続するための手段と、  
電圧を前記キャビティに供給し、前記キャビティ内に電界を発生

させるための手段と、

接点間を電気的に接続した際に発生する電気信号の、前記キャビティからの通路を提供するための手段と、

を備えている請求項76に記載のリレー。

79. 電気的リレーを形成するための方法であって、

第1面を有する第1基板を設ける工程と、

第1面を有する第2基板を設ける工程と、

前記第1基板の第1面に、第1接点を設ける工程と、

前記第2基板の第1面に、第1接点を設ける工程と、

前記第2基板を修正し、当該第2基板上で、前記第1接点を回動させ、前記第1基板の第1接点と係合させる工程と、

前記第1及び第2基板の接点を清浄する工程と、

前記第1基板の第1面と、前記第2基板の第1面とを接合する工程と、  
を備えている方法。

80. 前記第1基板の第1面と、前記第2基板の第1面とを接合する前に、前記第1基板と前記第2基板との間に真空を形成する工程を備えている請求項79に記載の方法。

81. 前記第2基板の第1面上の第1接点の周囲で、前記第2基板にキャビティを形成することによって、前記第2基板を修正し、前記第2基板上で前記第1接

点を回動させ、前記第1基板上の第1接点と係合させる請求項79に記載の方法

。

8 2. 前記第2基板の第1面上にパッドを設け、当該パッドを外部接

続可能にし、且つ

前記パッドが、前記第1基板上の第1接点と導通している請求項79に記載の方法。

8 3. 前記第2基板上の第1接点が、前記第1基板上の第1接点に対して移動可能な橋絡部材上に配置され、前記第2基板上の第1接点と、前記第1基板上の第1接点との間を電気的に接続し、且つ

前記橋絡部材に蓄積される電荷を消失させるように、前記橋絡部材を構成している請求項79に記載の方法。

8 4. 前記第2基板の第1面上にパッドを設け、パッドを外部接続可能にし、且つ

前記パッドが、前記第1基板の前記第1接点と導通し、且つ

前記第2基板の第1面上の前記第1接点の周囲に、前記第2基板にキャビティを形成することによって前記第2基板を修正し、前記第2基板上で前記第1接点が回動し、前記第1基板上の第1接点と係合できるようにし、且つ

前記第2基板上の前記第1接点が、前記第1基板上の第1接点に対して移動可能な橋絡部材上に配置され、前記第2基板上の第1接点と、前記第1基板上の第1接点との間を電気的に接続し、且つ

前記絶縁部材に蓄積される電荷を消失させることができるように、前記橋絡部材を構成する請求項80に記載の方法。

8 5. 前記橋絡部材が、導電層及び当該導電性上の電気絶縁層から形成され、且つ

前記導電層及び前記電気絶縁層に穴を設け、第2基板内のキャビティの形成を容易にする請求項84に記載の方法。

8 6. 絶縁された位置で、前記電気絶縁層を前記導電層から取り除き、前記基板

上の接点間の空間中の電荷を除去することを容易にし、且つ  
突起物を、電気絶縁層上の、前記接点と前記キャビティの両端部との間に配置  
し、接点間に電界が発生するまで、第1基板上の電気接点から離隔している第2  
基板上の電気接点を保持する請求項79～85のいづれか一項に記載の方法。

## 【発明の詳細な説明】

### ミクロ機械加工されたリレー及び当該リレーの形成方法

#### 技術分野

本発明は、半導体材料などの材料から形成されるミクロ機械加工されたリレーに関するものである。また、本発明は、このようなリレーの形成方法にも関する。

#### 本発明の背景

電気リレーは、広い範囲で応用されている。例えば、電気リレーは、電気回路を閉じるため、または電流通路を選択するために使用される。従来、一般的に、電気リレーは、電磁石を付勢し、第1接点を第2接点に係合させることによって形成されていた。このようなリレーは、一般的に大型で、大電力を必要とし、このため、多くの熱を出していた。さらに、磁界を容易に閉じこめることができないので、これらの磁界によって、磁界中の他の電気素子の動作に影響が及ぶ傾向にある。他の電気素子がこのような磁界の影響受けないようにするために、このような他の電気素子をしばしば磁界から遠ざけていた。この結果、リード線が長くなってしまい、寄生容量が増加してしまった。このため、電気リレーを備えている回路は、その周波数応答が限られていた。

半導体チップの大きさが減少するにつれて、半導体チップ内のトランジスタの大きさが減少するので、これらの周波数応答が低下し

ていた。さらに、半導体チップの大きさが減少したとしても、半導体チップ内のトランジスタ数が増加していた。最終的に、チップ上の回路が複雑になるにつれて、チップの大きさが減少したとしても、チップ外の電気回路と接続しているチップ上のパッド数を増加させなければならなかった。したがって、チップの大きさが小さくなり、チップの周波数応答が大きくなり、且つボンディングパッド数が増えるために、チップ試験に合格させるための問題点が増加してしまった。

前段落にて述べた全ての要素を考慮すると、チップ試験用の装置内のリレーは、その大きさが極小であり、その周波数応答が最適であり、その動作の信頼性が高く、その消費電力が小さくなければならない。チップ上の回路がかなり複雑に

なり、チップ上のパッド数が増加するにつれて、試験装置内のリレー数が増加するので、これらの要素は極めて重要であった。他の分野で使用されている電磁気リレーなどのリレーが、半導体チップの動作試験用のシステムに使用された場合に十分に満足できるものでないということは、これらの要素より明らかである。

半導体材料などの材料からリレーをミクロ機械加工することが望ましいことは、明らかである。これらのリレーは、適切に形成された場合、所定の利点を有している。これらは、小型であり、またそのエネルギー消費量は最小である。これらは、比較的低成本で製造される。これらは、電磁界ではなく静電界によって動作し、各リレーの静電界の効果が空間内で相対的に制限されるようにしている。これらは、高周波数で動作する。

ミクロ機械加工された圧力トランスデューサ及び加速度計を用いる方法を使用し、静電学的に動作する超小形リレーを商業的に製造するために、かなりの年数にわたって多くの試みがなされ、かなりの金額が使われた。これらの方法は、圧力トランスデューサ及び加速度計がミクロ機械加工によって製造されていたので、使用されていた。このような試み及びこのようなお金の投資にも拘らず、研究室レベルの個人的なものでなく、商業的に製造可能であり、最小サイズで、高い周波数応答を呈し、しかも低消費電力の実用的な超小形リレーは、提供されなかつた。

今までのところ、ミクロ機械加工された圧力トランスデューサ、加速度計及びリレーに関する業績は、リチャード エス. ミラー (Richard S. Miller) によって編集され、ニューヨークシティで I E E E プレスによって出版された「ミクロセンサーズ (Microsensors)」に述べられている。特に、当該刊行物の 39-76 ページにおけるカート イー. ピーターソン (Kurt E. Peterson) による「機械的な媒体としてのシリコン (Silicon as a Mechanical Medium)」というタイトルの章に関係している。この章の 69-71 ページは、ミクロ機械加工されたリレーの 1990 年までの業績を要約している。これらのページには、図 57-61 が含まれている。

I E E E 出版物で議論されているリレーは、しばしば研究室レベルで機能する

が、実際には使用できなものであった。例えば、これらは、開放位置から閉成位置へ支点上を回動するビームを製造するのに、カンチレバー技術を使用する。一般的に使用されるカンチレバービームは、残留応力とは無関係である。その理由は、カンチレバービームが、互いに反対の2方向のいづれかへ回転することに

よって、スタッカーシャット (stuck-shut) リレーまたはスタッカーオープン (stuck-open) リレーを構成する。カンチレバービームを堆積させる温度、または気体の組成、若しくはダイの位置を微小に変化させることによって、これらの応力が生じる。これらのカンチレバービームの回転は、I E E E 出版物の70ページの図59に示されている。

I E E E 出版物で議論されているミクロ機械加工法によって製造されるリレーは、多数のスタッカーオープン接点を示している。これらの問題点は、静電引力による小さな力から生じるものである。これらの力は、移動可能な接点を固定接点に係合させるのには十分であるが、接点の導電材を電気的に接続するには不十分である。この理由は、各接点には、汚染薄膜が存在する場合があるからである。このような汚染は、部分的に、接点におけるフォトレジストの跡から生じる。このようなフォトレジストの跡を接点から除去することは、接点間の間隔が小さいために、不可能であった。これらの接点間の小間隔は、ミクロインチのオーダであった。

従来のミクロ機械加工されたリレーの移動可能な接点と、固定接点との間の小間隔は、清潔のために、プラズマ衝撃からシールドされていた。これらも、毛管作用のために、フォトレジストを有する溶媒を保持する傾向にあった。さらに、接点は、圧力誘導による気相重合から絶縁層を構成する傾向にあった。このため、直径が1ミクロメートル程度の小粒子のために、接点間の静電界によって生じる力で、接点の導電性材料は係合できない。このことは、ラグナール ホルム (Ranger Holm) によって準備され、スプリンガーフエルラグ (Springer-Verlag) (ベルリン/ハイデルベルグ) によ

って出版された「電気接点 (Electrical Contacts)」の172-174ページで

論じられている。

本発明は、前段落で論じられた欠点を克服するミクロ機械加工されたリレーを提供するものである。当該ミクロ機械加工されたリレーは、商業的に生産された。その理由は、他の分野で一般的に使用されていたミクロ機械加工法によってウェハー上に構成されたリレーをそれぞれ多数備えているウェハーが構成されたからである。リレーを試験すると、リレーは、固定接点が閉成位置の場合に、適切に動作し、移動可能な接点と固定接点との間を電気的に連続にする。さらに、接点は、閉成位置にとどまらない。

本発明の一例では、橋絡部材が、半導体基板（例えば、多結晶シリコン）のキャビティの両端に延在している。当該橋絡部材は、連続している層ーマスク層、導電層（例えば、ポリシリコン）、及び絶縁層（二酸化珪素）を備えている。第1の電気接点（例えば、ルテニウムでコーティングされた金）は、絶縁層において、キャビティの両端の橋絡部材の延在方向に対して垂直な方向に延在している。一対の突起物（例えば、金）は、各絶縁層上の、接点と、キャビティの両端部の一方との間に配置される。初め、橋絡部材が基板上に形成され、その後、接点及び突起物が基板上に形成され、その後、キャビティが、橋絡部材の孔を介して基板内でエッティングされる。

第2電気接点（ルテニウムでコーティングされた金）の対を、半導体基板に隣接する絶縁基板（例えば、耐熱ガラス）面上に設ける。接点を清浄後、2つの基板を接合する。第1の接点は、通常、第2

の接点と離隔している。その理由は、突起物が、絶縁基板の隣接面と係合しているからである。絶縁基板面上の導電層と、ポリシリコン層との間に電圧を印可すると、橋絡部材が曲がり、第1の接点が第2の接点と係合する。

リード線は、絶縁基板上を、第2接点から、半導体基板内の第2キャビティに隣接配置されたボンディングパッドまで続いている。ウェハー上の最終的なリレーは、各リレーの第2キャビティの位置で、半導体及び絶縁基板に切れ目を入れることによって分離され、電気接点のパッドを露出させる。

図面の簡単な説明

図1は、ほぼ図4のライン1A-1A及び図5のライン1B-1Bにおける、2つの基板を接合してリレイを形成する前の本発明の一例を構成するミクロ機械加工されたリレイの分解断面図である。

図2は、2つの基板を接合し、動作可能な例を構成し、且つ電気接点を開放状態としている、図1と同様の部分断面図である。

図3は、電気接点を閉成状態としている、図2と同様の部分断面図である。

図4は、リレーの電気接点の一方を保持する橋絡部材を備えている、一方の基板に設けられた構成素子の平面図である。

図5は、他方の基板の構成素子の略平面図であり、リレーの個々

の電気接点のためのリード線並びにボンディングパッド、及び電圧をリレーに供給し、静電界を生成し、リレーを閉成するためのリード線並びにボンディングパッドを概略的に示している。

図6は、基板構成の中間工程において、図1～3に示す基板の一を示す断面図である。

図7は、ウェハー上に、ウェハーから個々に分離されている複数のリレーを備えて構成されるウェハーの略部分断面図である。

#### 詳細な説明

本発明の一例において、参照番号10(図1)にて一般的に示している、ミクロ機械加工されたリレーは、一般的に参照番号12にて示す基板と、一般的に参照番号14にて示す基板とを備えている。基板12は、シリコンなどの、好適な異方性の半導体材料からなる単結晶から形成することができる。基板14は、耐熱ガラスなどの、好適な絶縁材料から形成することができる。基板12に異方性シリコンを使用し、基板14に耐熱ガラスを使用することが好ましい。その理由は、両方の材料の膨張係数が、ほぼ同一だからである。このことによって、リレー10は、温度の変化に対して申し分なく動作し、且つ基板12と基板14とが高い温度で好適に接合され、リレーを構成することが保証される。

基板12は、平面15と、当該平面15の下に延在するキャビティ16とを備えている。当該キャビティ16は、深さが約20ミクロン(20μ)、長さ(図

4の水平方向) が約 130 ミクロン (1

30  $\mu$ ) 、幅 (図 4 の垂直方向) が約 100 ミクロン (100  $\mu$ ) といった好適な寸法を有している。一般的に参考番号 18 にて示されている橋絡部材は、キャビティ 16 の両端に延在している。橋絡部材 18 は、その両端部で平面 15 上に支持される。

マスク層 20 、当該マスク層 20 上の導電層 22 、及び当該導電層 22 上の絶縁層 24 が、連続する層として配置され、橋絡層 18 を形成する。層 20 及び 24 は、二酸化珪素などの好適な材料から形成され、導電層 22 は、ポリシリコン等の好適な材料から形成される。層 22 は、砒素及び硼素などの好適な材料でドープされ、十分な導電率が層 22 に提供され、電荷が層 24 に蓄積されないようにしている。マスク層 20 を設け、基板 12 内のキャビティ 16 がエッチングされる際に、導電層 22 が、切り取られないようにしている。層 20 、 22 及び 24 のそれぞれの好適な厚さを、例えば約 1 ミクロン (1  $\mu$ ) 、 1 ミクロン (1  $\mu$ ) 及び 1 ミクロン (1  $\mu$ ) とすることができる。本発明の範囲を逸脱することなく、マスク層 20 を、完全にまたは部分的に除去することができる。

図 4 に示されているように、橋絡部材 18 のパラメータは、それぞれ A 、 B 、 C 及び D によって示されるいくつかの寸法によって規定される。本発明の一例では、寸法 A を約 24 ミクロン (24  $\mu$ ) 、寸法 B を約 90 ミクロン (90  $\mu$ ) 、寸法 C を約 144 ミクロン (144  $\mu$ ) 及び寸法 D を 254 ミクロン (254  $\mu$ ) とすることができます。

図面より明らかなどおり、橋絡部材 18 は、ピングポングラケット (ping pong racket) 23 の平面構成を備えている。当該ピング

ポングラケット 23 は、従来では一端にハンドルを有していたが、ここではその代わりに両端部に比較的細いハンドル 21 を備えている。ハンドル 21 は、基板 12 の平面 15 上に配置され、基板上に橋絡部材 18 を支持する。図面より明らかなどおり、橋絡部材の構成は、安定したものであり、当該橋絡部材が回転しないようにしている。このことによって、橋絡部材 18 の電気接点が、スイッチ 1

0の閉成ポジションにおいて、基板14の電気接点と係合することが保証される。これについては、以下で詳細に説明する。

層20に、その両端部に近接して、開口部28を設けることができる（図1～3）。当該開口部の、図1～3における左から右方向における寸法を約6ミクロン（6 $\mu$ ）とすることができる。開口部28において、ポリシリコン層22と絶縁層24とを固着することができる。このことによって、橋絡部材18が、キャビティに対して強固に固着されているにも拘らず、キャビティ16内で上方または下方へ曲がることができる。

層20、22及び24における、橋絡部材18のラケット部23の寸法Cに沿った中間位置に、穴30を設けることができる（図4）。以下で詳細に説明するように、穴30は、キャビティのエッティングを行うためのものである。各穴30の寸法を好適なもの、例えば、図4の縦方向の寸法を約50ミクロン（50 $\mu$ ）、図4の横方向の寸法を約6ミクロン（6 $\mu$ ）とする。キャビティ16を、穴30を介してエッティングするとともに、橋絡部材18の周囲において、この領域からマスク層20を除去することによってもエッティングする。

一般的に参照番号32にて示す電気接点（図1～4）を、絶縁層

24上の、キャビティ16の長さの中間位置に設ける。接点32を、ルテニウムなどの腐食しない金属から成る層35でコーティングされた金などの腐食しない金属から成る層33から形成することができる。ルテニウムは、金が延性のある特性を有するのとは異なり強固であるため、接点32の外側層として望ましい。このことによって、これらの接点間に衝撃が加わった際に、接点32が基板14と電気的に接触しないことを保証できる。接点32と、基板14上の接点とが接触すると、当該接点によって形成されるスイッチは、全く開放されない。

接点32の幅を、例えば図1～4の縦方向に約80ミクロン（80 $\mu$ ）の好適値とし、その長さを、例えば図4の横方向に約10ミクロン（10 $\mu$ ）の好適値とすることができます。金層33の厚さを、約1ミクロン（1 $\mu$ ）とし、ルテニウム層35の厚さを、約0.5ミクロン（0.5 $\mu$ ）とすることができます。

突起物34（図1）を、絶縁層24上の、キャビティ16の両端部のそれぞれ

に近接して配置することもできる。突起物34のそれを、金などの好適な材料から形成することもできる。突起物34のそれぞれの厚さを、約0.1ミクロン(0.1μ)の好適値とし、長手方向の寸法を、約4ミクロン(4μ)の好適値とし、幅を、約8ミクロン(8μ)の好適値とすることができる。長手方向の突起物34の位置によって、橋絡部材18に作用する電気的な力が制御され、橋絡部材が、図2に示す位置から図3に示す位置へと曲げられる。

基板14は、電気接点44の対を収容するためのキャビティ42

を有している平滑面40を備えている(図1～3)。接点44のそれを、ルテニウムなどの好適材料から成る層でコーティングされた金などの腐食しない金属から成る層から形成することができる。金から成る層の厚さを約1ミクロン(1μ)とし、ルテニウムから成る層の厚さを約0.5ミクロン(0.5μ)とすることができる。接点44のルテニウム層は、接点32のルテニウム層35と同様の役割を果たす。

キャビティ42を特定の深さにすることによって、各接点44上のルテニウムは、基板14の表面40とほぼ同一平面となる。接点44は、リレー10の横方向(図4の縦方向)に互いに変位し、接点32の両端と係合する。

リード線46a及び46b(図5)は、基板14の表面40上を、接点44からボンディングパッド48a及び48bに続いている。

金などの好適な材料から形成される導電層50も、接点44及びリード線46と絶縁された状態で、基板14の表面40上に設けられる。導電層50は、基板14の表面40上を、ボンディングパッド54に接続している(図5)。ボンディングパッド54は、リレー10の外部の直流電圧源55に接続される。

キャビティ56(図1～3)を、基板14の表面40における、層20の開口部28の位置に対応する位置に設けることができる。キャビティ56を設け、シリコン層22及び絶縁層24を収容し、基板12及び14が互いに接合され、リレー10を形成する際に、基板12の表面15が、基板14の表面40と同一面で接触す

るようしている。この接合は、従来より良く知られた技術によって行われる。例えば、基板12の表面15及び基板14の表面40に、互いに接合される薄い金層を設けることもできる。基板12と14とが互いに接合される前に、真空または他の制御された気体が、従来より良く知られた技術によって、キャビティ内に形成される。接点32及び44の表面も、基板12の表面及び基板44の表面40が接合される前に、完全に清浄される。

基板12及び14が互いに接合される時、基板14の表面40によって、突起物34を橋絡部材18に係合させ、橋絡部材を下方へ曲げ、接点32が接点44から変位するようにしている。このことは、図2に示されている。約50ボルト～100ボルトの範囲の好適な電圧が、外部電源55からボンディングパッド54に供給され、導電層50に印可されると、層50とポリシリコン層22との間に、電位差が発生する。ここで、ポリシリコン層22は、アースされている。この電位差によって、接点32と接点44との間の距離が小さいために、キャビティ16内に大きな静電界が生成される。

キャビティ16内の静電界が大きいために、橋絡部材18が、図2に示す位置から図3に示す位置へ曲げられ、接点32が接点44と係合する。接点32と接点44との係合力は、十分であり、接点32上のルテニウム層が接点44上のルテニウム層と係合し、接点間を電気的に接続する。接点32及び接点44上のルテニウム層を硬質にして、静電界が取り除かれた際に、接点が接触しないようにしている。

接点32が接点44と係合する場合、接点の平坦面で係合する。

このことは、橋絡部材18が基板表面15上の両端で支持され、その両端部の間で曲げられるからである。このことは、キャビティ16上の橋絡部材18の幅が大きいからでもある。これらの要因を考慮して、橋絡部材18の幅広部分23が上方へ移動して、接点32と接点44とが係合するので、図5の橋絡部分18の幅広部分23は、基板14の表面40とほぼ平行に配置されている。これらの要因を考慮して、ラケット部23が、従来技術のように回転しないようにしている。ラケット部23が回転することは望ましくない。その理由は、回転によって、

接点32及び44の閉成が不安定になり、または接点が初めに閉成された後の連続的な接点の閉成が不安定になるからである。

接点32と接点44との間の静電界が、1メートル当たりメガボルトのオーダ程度に十分大きいので、電子が、絶縁層24へ又は絶縁層24から流れる場合がある。これらの電子がキャビティ16内に蓄積されると、リレイ10の動作が損なわれる。このようなことが起こらないようにするために、領域60のように絶縁層24を必要としない場合には絶縁層24を除去し、ポリシリコン層22がこの領域では露出するようにしている。ポリシリコン層の導電率は、絶縁層24上に蓄積される傾向にある電荷を消失させるのに十分なものであった。ポリシリコン層22の絶縁領域60は、突出部34及び接点32と電気的に絶縁された状態で、橋絡部材18の絶縁層24上の領域に配置される。従って、絶縁層24からの又は絶縁層24への電荷は、小さな振幅のポリシリコン層22を流れる電流によって中性にされる。

基板12及び14を、慣用の技術によって形成するとともに、種

々の層及びキャビティを、基板上に慣用の技術によって形成することができる。例えば、スパッタリング技術によって、金属を堆積させ、これによって、堆積された有機的汚染を取り除くことができる。橋絡部材18を、図6に示すように、キャビティ16を形成する以前に基板12の平面15上に形成することができる。その後、キャビティ16を、マスク層中に穴を有する橋絡部材中の穴30を介して、酸を用いる等して基板をエッティングすることによって、基板に形成することができる。

キャビティ16を基板内でエッティングするのと同時に、リレー10の縦方向の両端部で、キャビティ72を基板12内でエッティングすることができる。縦方向の一端部におけるキャビティ72を、パッド48a並びに48b及びパッド54(図5)が露出するような位置に配置する。このことによって、パッド48a、48b及びパッド54との外部接続を容易にすことができる。その後、キャビティ16及び72を空にして、従来より良く知られている技術によって、基板12と14とを、キャビティ56以外の位置で接合することができる。基板12と1

4とを接合する以前に、接点32と44とを完全に清浄し、リレーが汚染されないようにできる。このことによって、基板12と基板14とが接合された後、リレーが適切に動作する。

複数のリレー10を、一般的に参照番号70（図7）にて示す单一のウェハー内に設けることができる。このことを行う場合、キャビティ72の一つを、ウェハー70内のリレー10の隣接する対の間に設けることができる（図1～3及び7）。ウェハーの破断容易部を鋸76などによって注意深く切断するなどして、キャビティ7

0の位置で、リレー10をウェハー70から分離することができる。図7に概略的に示すように、基板14よりもキャビティ16に近接する位置で基板12は切断され、ボンディングパッド48a、48b及び54が露出される。このようにして、パッド48a、48b及び54との外部接続が形成される。ウェハー70上にリレー10を形成することによって、ウェハー上の、長さが約3000ミクロン（3000μ）、幅が約2500ミクロン（2500μ）の領域内に、9個のリレーを形成することができる。

本発明によるリレー10には、種々の大きな利点がある。これらは、比較的低成本の既知のミクロ機械加工技術によって達成される。各リレー10は、接点32を全く回転させることなく、接点の閉成ポジションにおいて、接点32と44との間に信頼できる係合を形成する。このことは、基板12の表面15上の2つの両端部において橋絡部材18が支持されていること、及び変形ピングポングラケットの形態で橋絡部材を成形していることによるものである。さらに、突起物34を接点32の外側に変位させ、これによって、接点32が移動して接点44と係合する際に、橋絡部材が湾曲して生じる曲がりを大きくできる。橋絡部材18を幅広形状にすることで、接点32が、接点44の中の一つのみと係合することを防ぐことができる。

基板12と14とが接合される前に、リレーから汚染物が取り除かれるようにリレーは形成される。基板12と14とが接合され、接点44及びパッド48a、48b並びに54が基板14の表面上の露出された位置に配置され、パッド外

の部材からパッドへの接続を容易にできる点においても有利である。

本発明を特定の実施例に関して説明したが、当該実施例に限定されることは当業者にとって明らかである。したがって、本発明は、添付の請求の範囲に記載の発明のみに限定されない。

【図1】

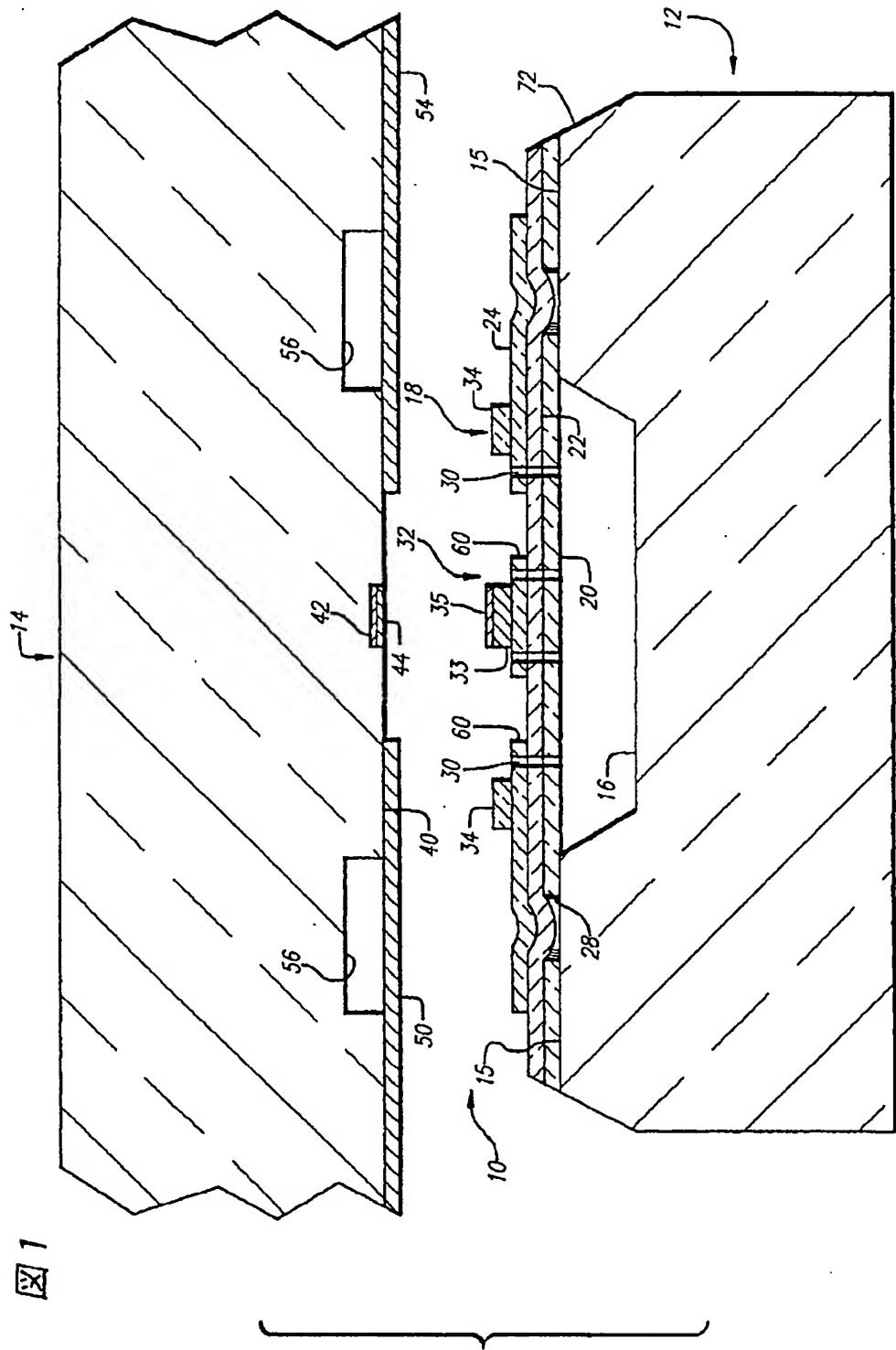


図1

【図2】

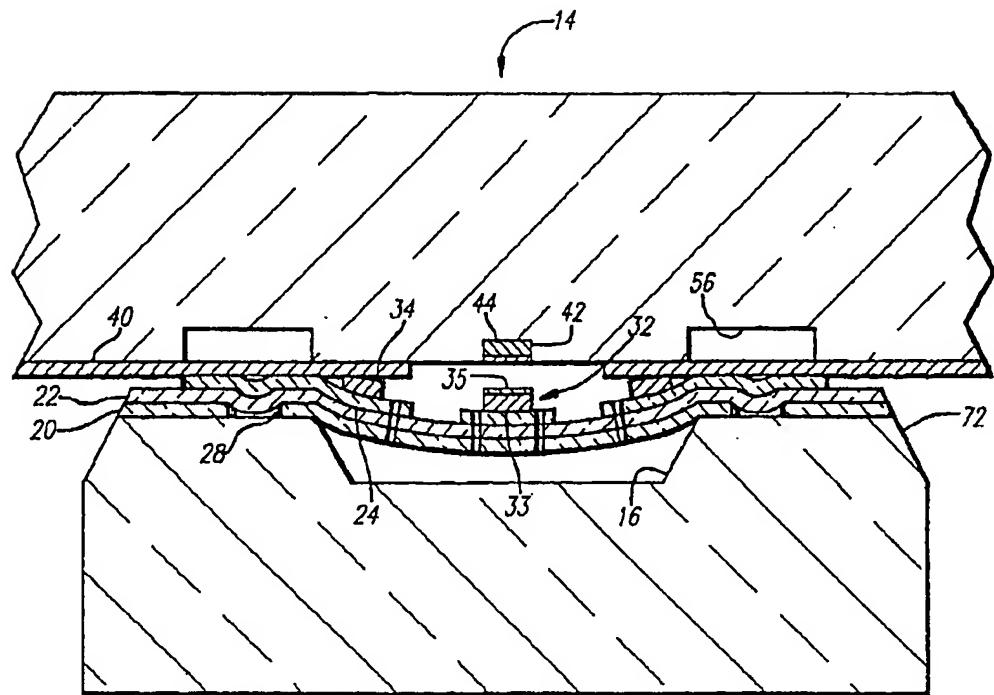


図2



【図3】

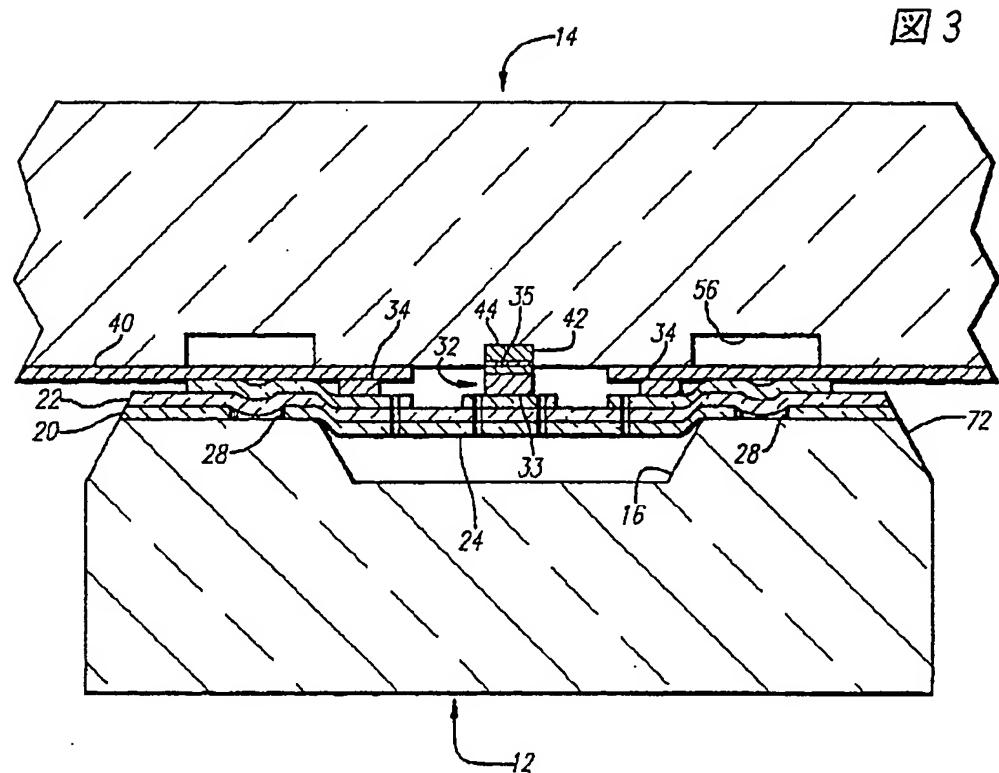
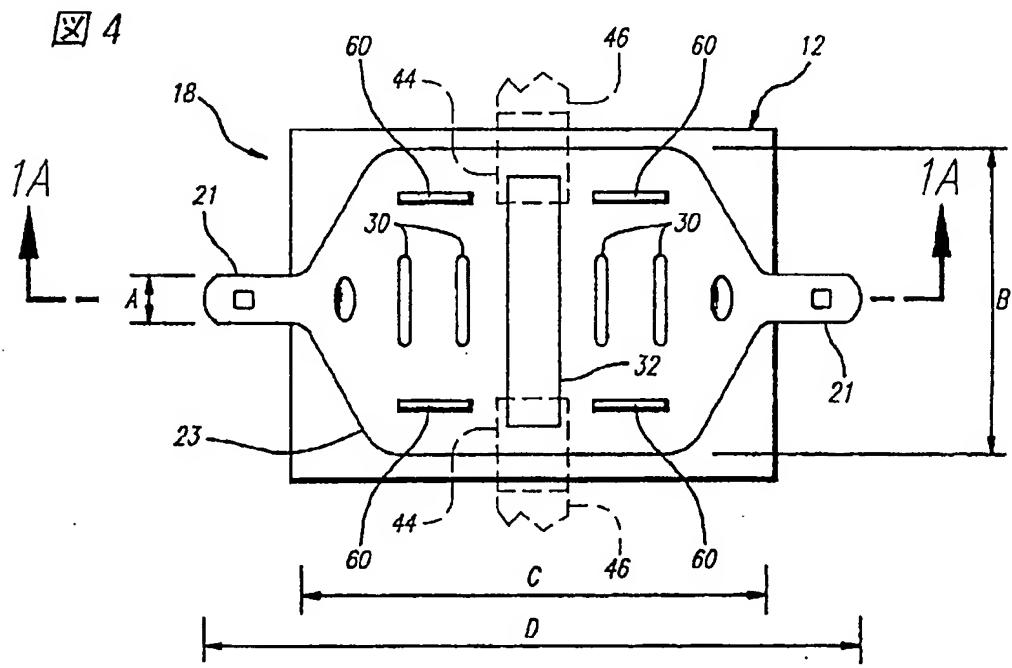
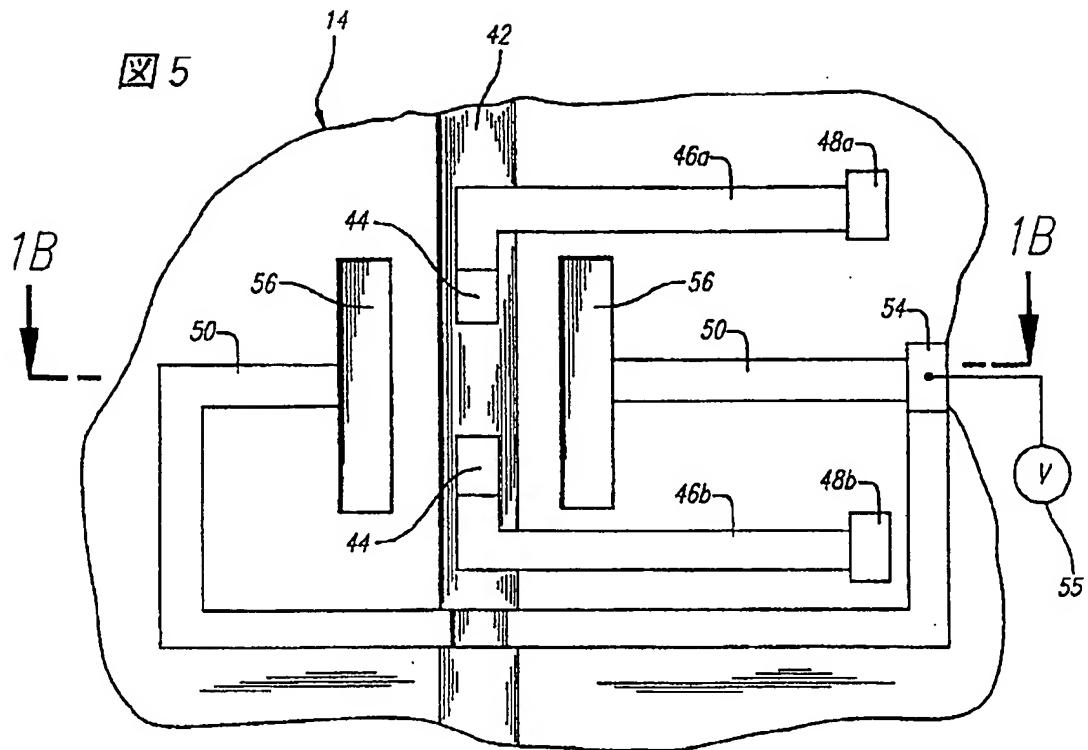


図3

【図4】



【図5】



【図6】

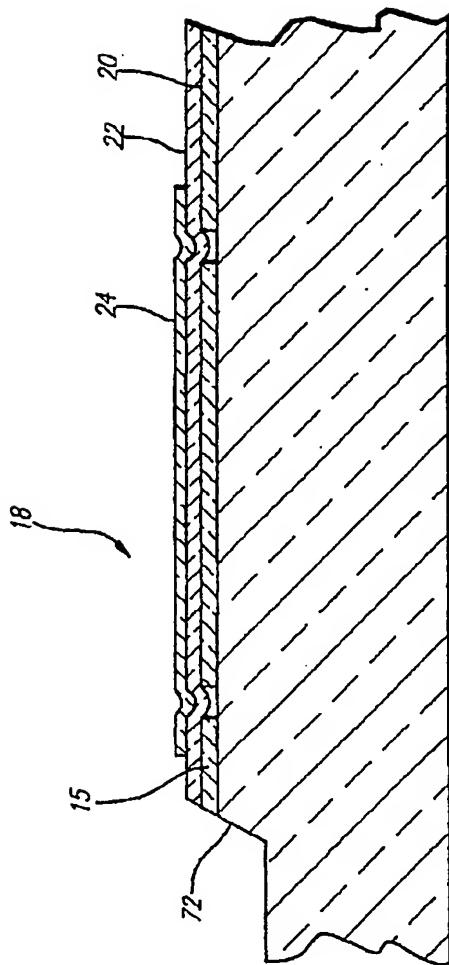
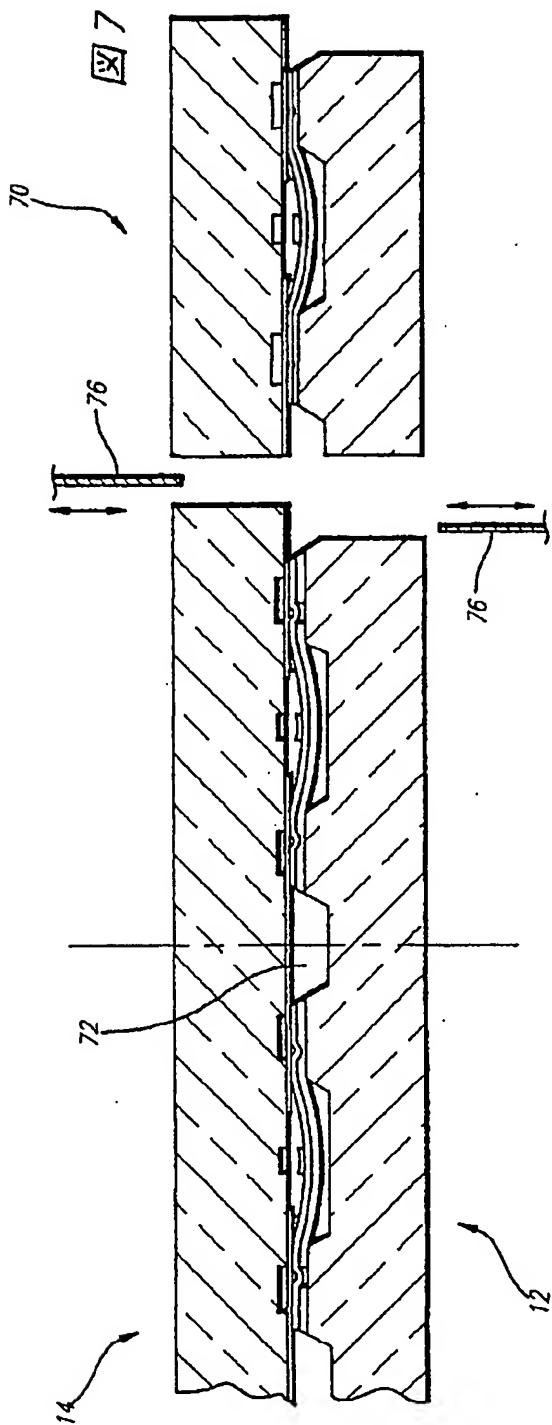


図6

【図7】



【手続補正書】特許法第184条の8第1項

【提出日】1995年4月13日

【補正内容】

キャビティ56(図1～3)を、基板14の表面40における、層20の開口部28の位置に対応する位置に設けることができる。キャビティ56を設け、ポリシリコン層22及び絶縁層24を収容し、基板12及び14が互いに接合され、リレー10を形成する際に、基板12の表面15が、基板14の表面40と同一面で接触するようにしている。この接合は、従来より良く知られた技術によって行われる。例えば、基板12の表面15及び基板14の表面40に、互いに接合される薄い金層を設けることもできる。基板12と14とが互いに接合される前に、真空または他の制御された気体が、従来より良く知られた技術によって、キャビティ内に形成される。接点32及び44の表面も、基板12の表面及び基板14の表面40が接合される前に、完全に清浄される。

基板12及び14が互いに接合される時、基板14の表面40によって、突起物34を橋絡部材18に係合させ、橋絡部材を下方へ曲げ、接点32が接点44から変位するようにしている。このことは、図2に示されている。約50ボルト～100ボルトの範囲の好適な電圧が、外部電源55からボンディングパッド54に供給され、導電層50に印可されると、層50とポリシリコン層22との間に、電位差が発生する。ここで、ポリシリコン層22は、アースされている。この電位差によって、接点32と接点44との間の距離が小さいために、キャビティ16内に大きな静電界が生成される。

キャビティ16内の静電界が大きいために、橋絡部材18が、図2に示す位置から図3に示す位置へ曲げられ、接点32が接点44

と係合する。接点32と接点44との係合力は、十分であり、

ウェハーの破断容易部を鋸76などによって注意深く切断するなどして、キャビティ70の位置で、リレー10をウェハー70から分離することができる。図7に概略的に示すように、基板14よりもキャビティ16に近接する位置で基板1

2は切断され、ボンディングパッド48a、48b及び54が露出される。このようにして、パッド48a、48b及び54との外部接続が形成される。ウェハ-70上にリレー10を形成することによって、ウェハー上の、長さが約300ミクロン(3000μ)、幅が約2500ミクロン(2500μ)の領域内に、9個のリレーを形成することができる。

本発明によるリレー10には、種々の大きな利点がある。これらは、比較的低成本の既知のミクロ機械加工技術によって達成される。各リレー10は、接点32を全く回転させることなく、接点の閉成ポジションにおいて、接点32と44との間に信頼できる係合を形成する。このことは、基板12の表面15上の2つの両端部において橋絡部材18が支持されていること、及び変形ピングポングラケットの形態で橋絡部材を成形していることによるものである。さらに、突起物34を接点32の外側に変位させ、これによって、接点32が移動して接点44と係合する際に、橋絡部材が湾曲して生じる曲がりを大きくできる。橋絡部材18を幅広形状にすることで、接点32が、接点44の中の一つのみと係合することを防ぐことができる。

基板12と14とが接合される前に、リレーから汚染物が取り除かれるようにリレーは形成される。基板12と14とが接合され、

接点44及びパッド48a、48b並びに54が基板14の表面上の露出された位置に配置され、パッド外の部材からパッドへの接続を容易にできる点においても有利である。

本発明を特定の実施例に関して説明したが、当該実施例に限定されないことは当業者にとって明らかである。

#### 請求の範囲

1. キャビティを有している第1基板と、

前記第1基板のキャビティの両端部で前記第1基板上に、両端部が支持されている橋絡部材と、

当該橋絡部材上の中間位置に設けられた第1電気接点と、

前記第1基板とは異なる絶縁材料から形成され、前記第1電気接点と係合する  
ように配置された第2電気接点を少なくとも有している第2基板と、

前記橋絡部材上に設けられ、前記第1電気接点を前記第2電気接点から変位さ  
せるための手段と、

前記橋絡部材を選択的に移動させ、前記第1電気接点と前記第2電気接点とを  
係合させるための手段と  
を備え、

前記第1及び第2基板の材料が、前記キャビティ以外の位置で、互いに直接接  
合され、前記キャビティを包囲しているリレー。

2. 前記橋絡部材の両端部を、第1の方向へ配置し、

当該第1の方向と交差する第2の方向へ延在する一対の間隔をあけて配置され  
た接点を構成する第2電気接点と、

当該第2電気接点を構成する間隔をあけて配置された接点から延在するリード  
線と、

を備えている請求項1に記載のリレー。

3. 前記第1基板の外面に第2キャビティを設け、当該第2キャビティの位置で  
前記第2基板を露出させているリレーであって、

前記第2基板上の前記第2キャビティの位置に配置されたボンディングパッド  
と、

前記第2電気接点から前記ボンディングパッドへ延在しているリード線と、を  
備えている請求項1に記載のリレー。

4. 前記橋絡部材が、マスク層と、当該マスク層上に配置された導電性材料から  
なる層と、当該導電性材料から成る層上に配置された電気絶縁材料からなる層と  
を備えている請求項3に記載のリレー。

5. 半導体材料から形成される第1基板と、

前記第1基板の半導体材料とは異なる材料からなり、前記第1基板の半導体材  
料に直接接合される絶縁材料から形成される第2基板と、

前記第1基板に配置され、前記第1基板の半導体材料と前記第2基板の絶縁材

料とによって包囲されるキャビティと、

前記第1基板上の前記キャビティ以外の位置で前記第1基板によって支持され  
、前記キャビティの両端に延在する橋絡部材と、

前記橋絡部材上の、前記キャビティ上の位置に配置されている第1電気接点と

、  
当該第1電気接点に対向させて、前記第2基板上に配置された第2電気接点と

前記第1基板上の前記橋絡部材の支持位置の間で、前記基板のいづれか一方に  
配置され、前記第1電気接点と、前記第2接点との間に間隔をあけるための手段  
と、

前記第1電気接点と前記第2接点との間に電界を発生させ、前記橋絡部材を、  
前記第1電気接点と前記第2電気接点との係合位置に移動させるための手段と、  
を備えているリレー。

6. 前記キャビティの形成前に、前記第1基板上に前記橋絡部材を配置し、

当該橋絡部材が、絶縁材料からなる層を備え、

当該絶縁材料からなる層上に、前記キャビティ内で前記第2電気接点と対向さ  
せて前記第1接点を設け、

前記電界によって生じる力のみによって、前記橋絡部材を、前記第1電気接点  
と前記第2電気接点との係合位置に移動させる請求項5に記載のリレー。

7. 半導体材料から形成される第1基板と、

当該第1基板に接合され、絶縁材料から形成される第2基板と、

前記第1基板内のキャビティと、

前記第1基板上の2つの離隔した位置で前記第1基板によって支持され、前記  
キャビティの両端に延在する橋絡部材と、

前記橋絡部材上の、前記キャビティ上の位置に配置されている第1電気接点と

、  
当該第1電気接点に対向させて、前記第2基板上に配置された第

2 電気接点と、

電界を発生させ、前記橋絡部材を、前記第1電気接点と前記第2電気接点との  
係合位置に移動させるための手段と、を備え、

前記キャビティの形成前に、前記第1基板上に前記橋絡部材を形成し、さらに  
前記橋絡部材上の、前記離隔した位置の一方と、前記第1接点との間に配置さ  
れ、前記第1接点と前記第2接点との間隔を広げるための突起物を備えているリ  
レー。

8. 前記キャビティが第1キャビティを構成し、

前記第1基板の外面に、前記第1キャビティから変位した位置に設けられた第  
2キャビティと、

前記第2基板の表面に沿って、前記第2電気接点から、前記第1基板の前記第  
2キャビティの位置にまで延在しているリード線と、を備え、

前記橋絡部材に穴を設け、当該橋絡部材の穴を介して前記第1基板をエッチング  
することによって、前記キャビティを形成している請求項5に記載のリレー。

9. 橋絡部材と、

電気絶縁材料から形成され、一対の離隔している位置で前記橋絡部材を支持し  
、前記離隔している位置間で、前記橋絡部材が回動できるようにしている基板と  
、を備え、

前記橋絡部材が、当該基板上の前記離隔している位置に配置される穴を有して  
いるマスク層を備え、

前記橋絡部材が、前記絶縁材料から成る層とともに、前記マスク

層上に配置され、回動し、前記穴で支持されている導電性材料から成る層を備え  
、さらに、

導電性材料からなる層上の電気絶縁材料から成る層と、

前記一対の離隔している位置間における、前記橋絡部材の長さの中間位置に、  
電気絶縁性材料から成る層上に配置されている導電性接点と、

を備えているリレー。

10. 前記基板が、前記離隔している位置の間に、キャビティを有し、且つ

前記一对の離隔している位置の間における、前記キャビティ上の、前記橋絡部材の長さの中間位置において、前記橋絡部材に他の穴を設け、前記基板上に前記橋絡部材を形成後、前記基板に前記キャビティをエッチングし、

前記橋絡部材の前記他の穴を介してエッチング材料を通すことによって前記キャビティを形成している請求項9に記載のリレー。

11. 橋絡部材と、

電気絶縁材料から形成され、一对の離隔している位置で前記橋絡部材を支持し、前記離隔している位置間で、前記橋絡部材が回動できるようにしている基板と、を備え、

前記橋絡部材が、当該基板上の前記離隔している位置に配置される穴を有しているマスク層を備え、

前記橋絡部材が、前記絶縁材料から成る層とともに、前記マスク層上に配置され、回動し、前記穴で支持されている導電性材料から成る層を備え、さらに、

導電性材料からなる層上の電気絶縁材料から成る層と、

前記一对の離隔している位置間における、前記橋絡部材の長さの中間位置に、電気絶縁性材料から成る層上に配置されている導電性接点と、

前記電気接点と、前記離隔している位置との間において、前記橋絡部材上に配置され、電気回路を構成した状態から導電性接点を傾斜させる突起物と、を備えているリレー。

12. 電気絶縁性材料からなり、前記第1基板に接合される第2基板と、

当該第2基板上に配置され、前記第1導電性接点と係合する第2導電性接点と、

を備え、

前記第2基板を前記第1基板とは異なる材料から形成しているリレー。

13. 電気絶縁性材料からなり、前記第1基板に接合される第2基板と、

前記第2基板上に配置され、前記第1導電性接点と係合する第2導電性接点と

、を備え、

前記第1導電性接点が、前記突起物によって、前記第2導電性接点から変位し  
、さらに

前記第1導電性接点と、前記第2導電性接点との間に電界を発生させ、前記第  
1導電性接点を前記第2導電性接点の方へ移動させる

ための手段と、

前記第2基板上に配置され、前記第1導電性接点と前記第2導電性接点との間  
の電界によって生成される電荷を消失させるための手段と、  
を備えている請求項1-1に記載のリレー。

14. 半導体材料から成る第1基板と、

絶縁材料からなる第2基板と、

前記第1基板の離隔している位置に配置されている第1の複数キャビティと、  
を備え、

前記第1の基板と、前記第2の基板とを、前記第1の複数キャビティのそれぞ  
れの両側で接合し、さらに

前記第1の複数キャビティの個々の位置に、離隔して配置された接点の対を備  
え、

各接点対の特定の一方を前記第2基板上に配置し、且つ他方を前記第1基板上  
に配置し、さらに、

前記第1の複数キャビティのそれぞれの接点対と関係し、電界を発生させ、各  
接点対の少なくとも一方を移動させ、他の接点と係合させ、対を形成するための  
手段と、

それぞれ前記第2基板上に配置され、前記第2基板から延在している複数のリ  
ード線と、

前記第1の複数キャビティにおける連続するキャビティ対の間にそれぞれ配置  
され、前記第2基板のリード線を露出させ、外部と電気的に接続される第2の複  
数のキャビティと、

を備えている複数のリレーを提供するウェハー内のリレー。

15. 前記キャビティのそれぞれに配置され、個々のキャビティの両側に前記第1基板によってそれぞれ支持される複数の橋絡部材を備え、

前記第1基板の接点が、前記第1基板上における前記関連するキャビティ上の位置に、前記橋絡部材によって支持され、且つ

前記第1基板上の前記橋絡部材の個々の配置に対応する位置に、第2基板上にそれぞれ配置された第3の複数のキャビティを備え、

前記第2基板上の接点が、前記第3の複数のキャビティ内に配置されている請求項14に記載のリレー。

16. 前記第1及び第2基板が、前記第1の複数のキャビティのそれぞれの両側で、特定の領域で接合され、

前記第2の複数のキャビティのそれぞれが、前記第1基板と前記第2基板とが接合されている特定領域に隣接する領域以外に配置され、且つ

前記第1の複数のキャビティの個々にそれぞれ配置され、前記個々のキャビティ以外の、前記第2の複数キャビティの隣接するキャビティよりも前の位置に、前記第1基板によって支持される複数の橋絡部材を備えている請求項14に記載のリレー。

17. 前記橋絡部材のそれぞれが、絶縁材料からなる層を備え、

前記橋絡部材のそれぞれの、絶縁材料に穴を設け、前記第1の複数のキャビティの隣接キャビティをエッチングする請求項16に記載のリレー。

18. 前記第1基板上の前記橋絡部材の個々の支持位置に対応する位置に、それぞれ前記第2基板上に配置された複数のキャビティを備えている請求項15に記載のリレー。

19. 半導体材料からなる基板と、

当該基板上の離隔している位置に配置され、両端部を備えている複数のキャビティと、

当該キャビティの個々を架橋する位置で、それぞれ基板上に支持され、それぞれ、個々のキャビティの両端部で前記基板によって支持され、支点としての前記キャビティの端部に対して回動する複数の橋絡部材と、

個々の橋絡部材上の当該橋絡部材の支点間に配置されている複数の電気接点と、

を備えている複数のリレーを提供するウェハー内のリレー。

20. 個々の橋絡部材上における、当該橋絡部材上の接点と、このような橋絡部材上の個々の支点位置との間にそれぞれ配置された複数の突起物を備えている請求項19に記載のリレー。

21. 前記複数のキャビティが、第1の複数群を構成し、

前記基板上の、当該第1の複数キャビティの隣接するキャビティの個々の対の間にそれぞれ配置された第2の複数キャビティを備え、当該第2のキャビティの位置で、リレーをウェハーから容易に分離できるように構成している請求項19に記載のリレー。

22. 対となって配置されている複数の突起物を備え；当該突起物の対を個々の橋絡部材上に配置し；前記突起物のそれを、個々の橋絡部材上における、当該橋絡部材上の電気接点と、前記第1の複数キャビティの中の関連する一つの両端部と隣接する端部との間に配置する請求項21に記載のリレー。

23. 電気接続を外部に有し、

半導体材料からなる基板と、

当該基板中に配置され、両端部を有しているキャビティと、

前記キャビティの両端部で前記基板上に支持され、前記基板によって支持されることによって、前記キャビティの両端部に対して回動する橋絡部材と、

前記キャビティの両端部の間に、前記橋絡部材の頂部層上に配置された電気接点と、

を備え、

前記橋絡部材が、絶縁材料からなる層、当該絶縁材料からなる層上の導電性材料からなる層、及び前記導電材料からなる層上の絶縁材料からなる層から形成さ

れ、前記導電性材料からなる層上の絶縁層が部分的に除去され、前記導電性材料からなる層を部分的に露出させているリレー。

24. 半導体材料からなる基板と、

当該基板中に配置され、両端部を有しているキャビティと、

前記キャビティの両端部で前記基板上に支持され、前記基板によって支持されることによって、前記キャビティの両端部に対して回

動する橋絡部材と、

前記キャビティの両端部の間に、前記橋絡部材上に配置された電気接点と、

前記橋絡部材上に配置された一対の突起物と、

を備え、当該突起物のそれぞれが、前記電気接点と、前記キャビティの両端部のそれぞれとの間に配置されているリレー。

25. 前記基板の外面に、前記第1のキャビティから離隔した位置に配置された第2のキャビティを備え、前記外面に配置された電気接点を露出させている請求項23に記載のリレー。

26. 前記橋絡部材が、マスク層と、当該マスク層上の導電性材料からなる層と、当該導電性材料からなる層上の電気絶縁性材料からなる層とを備えている請求項24に記載のリレー。

27. 前記橋絡部材を設け、リレーに形成される静電電荷を除去する請求項24に記載のリレー。

28. 電気絶縁性材料からなる層を、絶縁されている位置で除去し、前記第2の層を露出させ、リレーに形成される静電電荷を除去する請求項26に記載のリレー。

29. 半導体材料からなる基板と、

当該基板上に配置され、両端部を有しているキャビティと、

前記基板によって支持され、支点としての前記キャビティの両端部に対して回動し；絶縁材料からなるマスク層と、マスク層上の導電性材料からなる層と、当

該導電性材料からなる層上の電気絶縁性材料からなる層とを備え；前記マスク層、前記導電性材料からなる層、及び前記電気絶縁材料からなる層が、前記基板の材料とは異なる材料で形成されている前記キャビティの橋絡部材と、

前記絶縁材料からなる層上の、前記キャビティの両端の間の中間位置に配置された電気接点と、

を備えているミクロ機械加工されたリレー。

### 30. 半導体材料からなる基板と、

当該基板上に配置され、両端部を有しているキャビティと、

前記基板によって支持され、支点としての前記キャビティの両端部に対して回動し；マスク層と、当該絶縁材料からなるマスク層上の導電性材料からなる層と、当該導電性材料からなる層上の電気絶縁性材料からなる層とを備えている前記キャビティの橋絡部材と、

前記絶縁材料からなる層上の、前記キャビティの両端の間の中間位置に配置された電気接点と、

前記電気絶縁材料からなる前記第2層上の、前記接点と、前記キャビティの両端のそれぞれとの間に配置された一対の突起物と、

を備えているリレー。

### 31. 前記キャビティが、第1キャビティを構成し、

当該第1キャビティから離隔している第2のキャビティを設け、前記ミクロ機械加工されたリレーの境界を形成する請求項30に記載のリレー。

### 32. 前記基板上の、前記第1キャビティの両端部から離隔した位置に第3のキャビティを備え、

当該第3のキャビティ内で、前記導電性材料からなる層と前記絶縁性材料からなる層とを接合する請求項31に記載のリレー。

### 33. 前記絶縁材料から成る層中の静電電荷を消失させるように、前記橋絡部材を構成する請求項30に記載のリレー。

### 34. 絶縁された位置において、前記絶縁層を除去し、導電層を露出させ、前記絶縁層中の静電電荷を除去する請求項32に記載のリレー。

35. 異方性エッティングによる特性を有する半導体材料からなる基板と、  
当該基板に配置され、前記基板の異方性エッティングから形成され、両端部を有  
しているキャビティと、  
当該キャビティの両端部で基板上に支持され、前記キャビティの上に少なくと  
も一つの穴を有し、エッティング材料を前記穴を介して通過させることによって形  
成される橋絡部材と、  
当該橋絡部材上の、前記キャビティの両端部の間の中間位置に配  
置された電気接点と、

を備え、前記橋絡部材の組成が基板の組成とは異なっているミクロ機械加工され  
たリレー。

36. 異方性エッティングによる特性を有する半導体材料からなる基板と、  
当該基板に配置され、前記基板の異方性エッティングから形成され、両端部を有  
しているキャビティと、  
当該キャビティの両端部で基板上に支持され、前記キャビティの上に少なくと  
も一つの穴を有し、前記キャビティの異方性エッティングを行うための橋絡部材と  
、  
当該橋絡部材上の、前記キャビティの両端部の間の中間位置に配置された電気  
接点と、

当該電気接点と、前記キャビティの両端のそれぞれとの間における、前記橋絡  
部材上に配置された一対の突起物と、  
を備えているミクロ機械加工されたリレー。

37. 前記橋絡部材が、電気絶縁材料からなるマスク層と、当該マスク層上の導  
電層及び絶縁層とを備え、

前記マスク層、導電層及び絶縁層が同一の位置に穴を有し、  
前記電気接点が、前記絶縁層上に配置されている請求項35に記載のミクロ機  
械加工されたリレー。

38. 異方性エッティングによる特性を有する半導体材料からなる基板と、

当該基板に配置され、前記基板の異方性エッチングから形成され、

両端部を有しているキャビティと、

当該キャビティの両端部で基板上に支持され、前記キャビティの上に少なくとも一つの穴を有し、前記キャビティの異方性エッチングを行うための橋絡部材と

当該橋絡部材上の、前記キャビティの両端部の間の中間位置に配置された電気接点と、

を備え、

前記絶縁性材料からなる層に生じる電荷を消失させるように前記橋絡部材を構成し、且つ

前記電気接点と、前記キャビティの両端部のそれぞれとの間における、前記橋絡部材上に、一対の突起物をそれぞれ配置しているミクロ機械加工されたリレー。

39. 前記キャビティが、第1キャビティを構成し、且つ

前記基板中の、前記第1キャビティから離隔している位置の、前記ミクロ機械加工されたリレーの外部に配置された第2のキャビティと、前記導電層を完全に露出させるために除去される絶縁層からなる部分と、

を備え、前記ミクロ機械加工されたリレーの境界の一つを形成する請求項35に記載のミクロ機械加工されたリレー。

40. 前記キャビティが、第1キャビティを構成し、且つ

前記基板中の、前記第1キャビティから離隔している位置に、第2のキャビティを設け、前記ミクロ機械加工されたリレーの境界の一つを形成し、

前記絶縁層が、絶縁されている位置において除去され、導電層を

露出させ、絶縁性材料からなる層中に生じる電荷を消失させる請求項38に記載のミクロ機械加工されたリレー。

4 1. 第1面を有し、絶縁材料からなる基板と、

前記絶縁材料の第1面に配置され、第1の方向へ互いに離隔している一对の電気接点と、

前記電気接点と離隔して、前記絶縁材料の第1面上に配置され、導電性材料からなる層と前記橋絡部材との間に電界を発生させるための導電性材料からなる層と、

前記導電性材料からなる層及び前記電気接点から離隔している位置に、前記絶縁材料からなる前記第1面中に配置され、前記第1面とほぼ同一平面となるよう前記橋絡部材の両端部を収容する第1のキャビティ対と、

前記電気接点対に対応する位置に、前記絶縁材料からなる第1面上に配置され、前記電気接点対を、前記絶縁材料からなる第1面とほぼ同一平面上に保持するための第2のキャビティ対と、

を備えているミクロ機械加工されたリレー。

4 2. 前記絶縁材料からなる第1面上に配置され、個々の接点から第1のキャビティ対以外の一位置まで延在する一对のリード線と、

前記基板の前記第1面上に配置され、関連する接点とは反対側のリード線の端部で、各リード線とそれぞれ接続されている一对のボンディングパッドと、を備えている請求項4 1に記載のミクロ機械加工されたリレー。

4 3. 前記絶縁材料が、高い温度でその絶縁性を維持できるガラスを構成する請求項4 2に記載のミクロ機械加工されたリレー。

4 4. 前記基板の第1面上に配置され、前記導電性材料からなる層に電気的に接続される他のパッドと、

当該他のパッドに電圧を供給し、前記基板の第1面と、前記橋絡部材との間に電界を発生させるための手段と、

を備えている請求項4 3に記載のミクロ機械加工されたリレー。

4 5. 第1面を有している第1の絶縁材と、

当該第1面上に支持されている第1電気接点と、

第2面を有し、第1絶縁材とは異なる第2の絶縁材と、

当該第2面に設けられ；前記第1面と前記第2面とで、前記第1絶縁材と第2絶縁材とが互いに直接接合され形成される；両端部を有しているキャビティと、

当該キャビティに配置され、前記第2絶縁材の第2面上に、前記キャビティの両端部で支持されている移動可能手段と、

当該移動可能手段上に配置され、前記第1電気接点と係合する第2電気接点と

、  
前記キャビティ内の前記移動可能手段上に配置され、前記移動可能手段を傾斜させ、前記第2電気接点を前記第1電気接点と係合させるための手段と、

前記第1面上に配置され、前記第1面と前記移動可能手段との間に静電界を発生させ、前記第2電気接点が前記第1電気接点と係合する位置に、前記移動可能手段を移動させるための手段と、

を備えているリレー。

4 6. 前記第2絶縁材料が半導体特性を有し、

前記第1絶縁材料が、前記第2絶縁材料とは異なり、

前記静電界を発生させるための手段が、前記第1面上に配置された導電層を備えている請求項4 5に記載のリレー。

4 7. 前記半導体材料が異方性を有し、且つ

前記移動可能手段が穴を有し、前記半導体材料のキャビティの異方性エッチングを行い、

前記バイアス手段が、前記移動可能手段を機械的にバイアスさせ、前記第2電気接点を前記第1電気接点と係合させる請求項4 6に記載のリレー。

4 8. 前記第2面の外面に設けられた第2キャビティと、

前記第1面上において、前記第1電気接点から前記第2キャビティの位置まで延在する少なくとも一つのリード線と、

前記第2キャビティに近接するリード線の端部のボンディングパッドと、

前記第2電気接点を前記第1電気接点に移動させるためのみの力を供給するための電界を生成するための手段と、

を備えている請求項4 5に記載のリレー。

49. 固定して位置決めされた第1の電気接点と、

当該第1電気接点に対して移動可能な状態で配置され、前記第1の接点と係合する第2の電気接点と、

第1及び第2の両端部を有し、当該両端部間で移動可能な第1手段と、

前記第1手段の両端部で、前記第1手段を支持する第2手段と、

前記第1手段の両端部に配置され、前記第1電気接点に対して前記第1手段を傾斜させ、前記第2電気接点を前記第1電気接点から変位させるための第3手段と、

前記第1電気接点と前記第1手段との間に静電界を発生させ、前記第1手段を移動させ、前記第1電気接点と前記第2電気接点とを係合させるための第4手段と、

を備え、

前記第2電気接点が、前記第1手段上に配置され、前記第1手段と共に移動し、前記第1電気接点と係合するリレー。

50. 前記第1電気接点から延在しているリード線と、

当該リード線の端部に設けられたボンディングパッドと、  
を備え、且つ

前記第2手段が、前記ボンディングパッドを露出させ、当該ボンディングパッドと外部とを電気的に接続できるように構成する請求項49に記載のリレー。

51. 支点としての、前記第2手段の前記第1及び第2両端部に対して、前記第1手段を回動させるように、前記第2手段を構成し、

前記電界を発生させるための手段が、前記第2電気接点を前記第1電気接点に係合させるためのみの力を供給する請求項49に記載のリレー。

52. 前記電界によって前記第1手段に発生する静電電荷を消失する電気特性を有するように、前記第1手段を構成する請求項49に記載のリレー。

53. 前記電界によって前記第1手段に発生する静電電荷を消失する電気特性を有するように、前記第1手段を構成し、且つ

前記第2手段を、絶縁性を有する半導体材料から形成する請求項50に記載の

リレー。

5 4. 前記第1手段が、導電層と、当該導電層上の絶縁層と、を備え、  
前記導電層及び絶縁層が、前記第2手段の材料とは異なる材料から形成され、  
絶縁されて位置において、前記絶縁層を前記導電層から除去し、導電層を露出  
させ、前記電界によって生じる静電電荷を消失させている請求項49に記載のリ  
レー。

5 5. 異方性を有する半導体材料からなる基板を形成する工程と、  
当該基板上に、絶縁性及びエッチング用試薬材料に耐える特性を有する橋絡手  
段を形成する工程と、  
当該橋絡手段に、少なくとも一つの穴を形成する工程と、  
当該穴を介して、エッチング試薬材料を前記橋絡手段に供給し、  
当該橋絡手段の下方位置に、前記基板の異方性に依存する寸法のキャビティを前  
記基板内にエッチングし、前記橋絡手段の長さの一部を前記キャビティから分離  
する工程と、

前記橋絡手段の長さの分離された部分の中間位置において、前記橋絡手段上に  
電気接点を形成する工程と、  
を備えているミクロ機械加工されたリレー。

5 6. 前記基板に前記第1キャビティを形成するのと同時に、前記基板の前記第  
1キャビティから離隔する位置に、第2キャビティを形成する工程を備えている  
請求項52に記載のリレー。

5 7. 前記橋絡手段に、導電性材料からなる層を設け、その後、絶縁材料からな  
る層を設ける工程と、

前記少なくとも一つの穴を、前記絶縁材料からなる層及び前記導電性材料から  
なる層に設ける工程と、  
前記絶縁材料からなる層及び前記導電性材料からなる層に設けられた穴を介し  
て、前記キャビティをエッチングする工程と、  
を備えている請求項55に記載のミクロ機械加工されたリレー。

58. 前記導電性材料からなる層の絶縁された位置で、前記導電性材料から、前記絶縁材料からなる層を除去し、前記絶縁材料からなる層の静電電荷を消失させる工程を備えている請求項57に記載のミクロ機械加工されたリレー。

59. 前記電気接点と、前記基板内の前記キャビティの両周囲との間の、前記橋絡手段上に、突起物を形成する工程を備えている請求項55に記載のミクロ機械加工されたリレー。

60. 前記基板内の前記第1キャビティから離隔する位置に、前記第2キャビティをエッティングする工程を備えている請求項60に記載のミクロ機械加工されたリレー。

61. 前記接点と、前記基板内の前記キャビティの両周囲との間において、前記橋絡手段上に、突起物を形成する工程と、

前記基板内の前記第1キャビティから離隔する位置に、前記第2キャビティをエッティングする工程と、

を備えている請求項58に記載のリレー。

62. 絶縁材料からなる第1基板を設ける工程と、

少なくとも一つの第1キャビティを前記第1基板の第1面上に形成する工程と、

少なくとも前記第1キャビティに、電気接点対を設ける工程と、

前記第1基板の第1面上の、前記第1キャビティから離隔する位置に、第2キャビティを設ける工程と、

互いに電気的に絶縁された状態で、前記第1基板の第1面上に、前記電気接点から前記第1基板の第1面の端部付近までのリード線を設ける工程と、

前記第1基板の第1面上において、前記リード線の端部に、ボンディングパッドを設ける工程と、

絶縁材料からなる第2基板を設ける工程と、

前記第2基板の第1面上に橋絡部材を形成する工程と、

当該橋絡部材上に、電気接点を形成する工程と、

その後に、前記橋絡部材の下方の位置で前記第2基板をエッティングし、キャビティを形成するとともに、前記橋絡部材を移動させ、前記橋絡部材上の電気接点

と、前記第1基板上の電気接点対との接続及び分離させる工程と、  
を備えているミクロ機械加工されたリレーの形成方法。

6 3. 前記電気接点対の面が、前記第1基板の第1面と同一平面で接触し、  
前記第2基板上の前記ボンディングパッドの位置に、第2キャビティを形成し  
、前記ボンディングパッドを露出させ、リレー外の電源と電気的に接続する工程  
を備えている請求項6 2に記載のミクロ機械加工されたリレーの形成方法。

6 4. 前記第1基板の第1面上の前記接点及び前記リード線と電気的に絶縁され  
た状態で、前記第1基板の第1面上に、導電性材料を設ける工程と、  
前記第1基板の第1面上に、前記導電性材料と導通している他のボンディング  
パッドを設ける工程と、

前記第1基板上の接点対と前記第2基板上の接点との間に電界を発生させる工  
程と、

前記電界を発生させる結果として、前記橋絡部材上の静電電荷を消失させる特  
性を有している前記橋絡部材を設ける工程と、  
を備えている請求項6 3に記載のミクロ機械加工されたリレーの形成方法。

6 5. 絶縁材料、当該絶縁材料上の導電層、及び当該導電層上の他の絶縁材料か  
ら前記橋絡部材を形成する工程と、

前記第2基板の、前記橋絡部材の下方位置に、両端部によって形成されるキャ  
ビティを設け、支点としての前記キャビティの端部を中心として前記橋絡部材を  
回動運動させる工程と、

その後、前記キャビティの両端部の間に、前記橋絡部材上に他の電気接点を形  
成し、前記橋絡部材の回動運動に従って、前記第1基板上の、前記電気接点と前  
記他の電気接点とを係合する工程と、

を備えている請求項6 4に記載のミクロ機械加工されたリレー。

6 6. 前記橋絡部材上の前記電気接点と前記キャビティの両端部との間において  
、前記橋絡部材上に突起物を形成し、当該電気接点を、前記第1基板上の電気接  
点から変位させる工程を備えている請求項6 5に記載の方法。

67. 前記キャビティ端部以外の位置で、第1及び第2の基板の材料を接合する工程を備えている請求項66に記載の方法。

68. 前記第1基板と第2基板とを接合する前に、前記第1基板上のリード線端部におけるボンディングパッドの位置において、前記第2基板に第2キャビティを設ける工程を備えている請求項67に記載の方法。

69. 絶縁材料からなる第1基板と、

前記第1基板の絶縁材料上に配置され、電気信号を供給するための第1電気接点手段と、

前記第1基板の絶縁材料上に配置され、前記第1電気接点手段の信号リレーからの通路を提供するための第1パッドと、

前記第1基板の絶縁材料上に配置され、前記第1手段への電圧供給の際に、電界を発生させるための第1手段と、

前記第1基板の絶縁材料上に配置され、前記第1手段に供給される電圧を受信するための第2パッドと、

前記第1基板の絶縁材料が直接接合される半導体材料からなる第2基板と、

当該第2基板によって支持され、前記第1手段によって発生する電界内に配置され、当該電界の発生時に前記電界の発生に応答して、前記第1電気接点手段と係合する第2電気接点手段と、

を備えているリレー。

70. 前記第2基板がキャビティを有し、

前記第2電気接点手段が、前記キャビティ内に配置され、前記第1接点手段と係合する請求項69に記載のリレー。

71. 前記第2基板の、前記第1基板の絶縁材料上のパッド位置に、キャビティを設け、当該パッドを露出させ、電気的に接続できるようにし、

前記第2電気接点手段が、前記第1手段と対向する面を有し、当該面上の第1の部分に導電性を有し、前記電界によって生じる電荷を消失させるとともに、前記面上の第2の部分に電気絶縁性を有している橋絡部材を構成している請求項69に記載のリレー。

72. 前記第1及び第2基板の材料を直接接合し、前記第1及び第2基板をシールし、前記キャビティを空にする請求項70に記載のリレー。

73. 前記キャビティが、第1キャビティを構成し、

前記第1基板の前記第1面のパッドの位置において、前記第2基板の外面にキャビティを設け、前記パッドを露出させて電気的に接続可能とし、

前記第1基板の絶縁材料と、前記第2基板の半導体材料とを接合する以前に、前記第1キャビティを空にし、

前記第1手段が、前記第2電気接点手段を前記第1電気接点手段と係合させるためのみの力を発生させる請求項70に記載のリレー。

74. 第1面を有し、半導体材料からなる第1基板と、

前記第1基板の第1面と直接接合される第1面を有し、前記半導体材料とは異なる絶縁材料からなる第2基板と、

第1基板と第2基板との接合面である、前記第1基板の第1面と第2基板の第1面との間に設けられ、気体が排出されたキャビティと、

当該キャビティ内に配置され、それぞれ、前記第1及び第2基板によって支持され、前記キャビティ内で互いに對して移動可能であり、接点間を電気的に接続できる接点と、

を備えているリレー。

75. 前記キャビティ内に配置され、前記キャビティ内の、前記第1及び第2基板によって支持される電気接点間に電界を発生させ、相対的に接点を移動させ、接点間を電気的に接続するための手段を備えている請求項74に記載のリレー。

76. 前記キャビティ内の接点の一方を支持し、当該接点とともに移動可能な橋絡部材を備え、接点と接点とを電気的に接続するための手段を備え、且つ

当該手段が、第1部分で電気絶縁性を有し、第2部分で導電性を有する橋絡部材を備え、前記キャビティ内の橋絡部材に蓄積された電荷を消失させる請求項74に記載のリレー。

77. 互いにほぼ平行に配置された接点と、

少なくとも一つの接点と関係し、接点が相対的に移動している間、接点間をほぼ平行な関係に保持し、接点間を電気的に接続するための手段と、を備えている請求項74に記載のリレー。

78. 互いにほぼ平行に配置された接点と、

少なくとも一つの接点と関係し、接点が相対的に移動している間、接点間をほぼ平行な関係に保持し、接点間を電気的に接続するための手段と、

前記キャビティ内において、接点間に電界を発生させ、接点間を電気的に接続するための手段と、

接点間を電気的に接続した際に発生する電気信号の、前記キャビティからの通路を提供するための手段と、

を備えている請求項76に記載のリレー。

79. 電気的リレーを形成するための方法であって、

第1面を有する第1基板を設ける工程と、

第1面を有する第2基板を設ける工程と、

前記第1基板の第1面に、第1接点を設ける工程と、

前記第2基板の前記第1面に橋絡部材を形成する工程と、

前記橋絡部材に、第1接点を設ける工程と、

その後、前記第2基板を修正し、前記第2基板の前記橋絡部材の位置にキャビティを設け、前記第2基板上で前記第1接点を回動させ、前記第1基板の第1接点と係合させる工程と、

前記第1及び第2基板の接点を清浄する工程と、

前記第1基板の第1面と、前記第2基板の第1面とを接合する工程と、

を備えている方法。

80. 前記第1基板の第1面と、前記第2基板の第1面とを接合する前に、前記第1基板と前記第2基板との間及び第2基板のキャビティに真空を形成する工程を備えている請求項79に記載の方法。

81. 前記第2基板にキャビティを形成する以前に、前記第2基板の第1面上に

、絶縁材料、導電材料及び絶縁材料からなる連続する層を設けることによって、前記橋絡部材を形成する請求項 7 9 に記載の方法。

8 2. 前記第 1 基板の第 1 面にパッドを設け、当該パッドを外部接続可能にし、且つ

前記パッドが、前記第 1 基板の第 1 面上の第 1 接点と導通し、且つ

前記橋絡部材に穴を設け、第 2 基板内のキャビティのエッチングを容易にする請求項 7 9 に記載の方法。

8 3. 前記橋絡部材に蓄積される電荷を消失させるように、前記橋絡部材を構成している請求項 7 9 に記載の方法。

8 4. 前記キャビティが第 1 キャビティを構成し、且つ

前記第 1 基板の第 1 面にパッドを設け、パッドを外部接続可能にし、且つ

前記パッドが、前記第 1 基板の前記第 1 接点と導通し、且つ

前記第 1 キャビティの形成と同時に、前記第 2 基板の前記パッドの位置に、他のキャビティを形成し、リレー外部の電源とパッドとを電気的に容易に接続可能にしている請求項 8 0 に記載の方法。

8 5. 前記橋絡部材が、絶縁層、当該絶縁層上の導電層及び当該導電性上の電気絶縁層から形成され、且つ

前記橋絡部材を形成する層に穴を設け、第 2 基板内のキャビティの形成を容易にする請求項 8 4 に記載の方法。

8 6. 絶縁された位置で、導電層上の前記電気絶縁層を前記導電層から取り除き、前記基板上の接点間の空間中の電荷を容易に消失可能とし、且つ

突起物を、前記橋絡部材上の前記接点と、前記橋絡部材の下方の前記キャビティの両端部との間に配置し、接点間に電界が発生するまで、第 1 基板上の電気接点からの前記橋絡部材上の電気接点の変位を一定に保持する請求項 8 5 に記載の方法。

8 7. 前記第 1 及び第 2 基板から気体を排出する請求項 1 に記載のリレー。

8 8. 前記第 1 及び第 2 基板から気体を排出する請求項 5 に記載のリレー。

8 9. 前記第 1 基板と第 2 基板とが互いに接合され、

前記第1及び第2基板から気体を排出する請求項14に記載のリレー。

90. 前記第1及び第2基板から気体を排出する請求項45に記載のリレー。

91. 半導体材料からなる第1基板を形成する工程と、

絶縁材料からなる第2基板を形成する工程と、

前記第1基板上に、間隔をあけて、第1の複数のキャビティを設ける工程と、

前記第1基板及び第2基板上にそれぞれ、前記キャビティの個々の位置に間隔をあけて電気接点を設け、前記キャビティ内の当該接点の一つを移動させ、前記接点の他の一つと係合させる工程と、

前記第1の複数のキャビティ対の間の位置で、前記第1基板と前記第2基板とを直接接合する工程と、

前記接合の間における、前記第1基板に第2の複数のキャビティを設ける工程と、

を備えているリレー成形方法。

92. 前記第2基板上の、各対毎に互いに間隔をあけて配置された電気接点の対を、第1基板上の電気接点のそれぞれと係合させる工程と、

前記第2基板上の電気接点対のそれぞれから、前記第2の複数のキャビティのそれぞれに至るリード線を設ける工程と、

前記第2基板上の、前記第2の複数のキャビティに近接する、前記リード線の端部にパッドを形成する工程と、

前記第2の複数のキャビティの位置で、前記第1及び第2基板を方形切断する工程と、

を備えている請求項91に記載のリレー成形方法。

93. 前記第1の複数のキャビティを形成する前に、前記第1基板上に橋絡部材を形成する工程と、

前記橋絡部材の位置に、前記第1の複数のキャビティを順次に形成し、前記第1基板上で前記橋絡部材の両端部を支持するとともに、前記キャビティの両端に前記橋絡部材を延在させ；支点として、前記第1基板上の前記橋絡部材の支持位

置を中心として、前記キャビティ内を前記橋絡部材が回動できるようにする工程と、

を備えている請求項91または92に記載のリレー成形方法。

94. 前記橋絡部材上に、前記第1基板上に設けられた電気接点を形成する工程と、

前記橋絡部材の下方位置で前記第1基板をエッチングすることによって、前記第1基板内にキャビティを形成する工程と、

を備えている請求項91～93のいづれか一項に記載のリレー成形方法。

95. 絶縁材料、導電性材料及び絶縁材料からなる連続する層から前記橋絡部材を形成する工程を備えている請求項91～94のいづれか一項に記載のリレー成形方法。

96. 離隔している位置で、導電性材料からなる層を露出させ、前記キャビティ内の電荷を消失させる工程を備えている請求項95に記載のリレー成形方法。

97. 前記橋絡部材上の電気接点と、前記第1基板上の橋絡部材の両端部の支持位置との間において、前記橋絡部材上に突出物を形成し、前記第1基板上の接点を前記第2基板上の接点から分離する工程を備えている請求項91～96のいづれか一項に記載のリレー成形方法。

98. 前記第2基板上の、各対毎に互いに間隔をあけて配置された電気接点の対を、第1基板上の電気接点のそれぞれと係合させる工程と、

前記第2基板上の電気接点対のそれぞれから、前記第2の複数のキャビティのそれぞれに至るリード線を前記第2基板上に設ける工程と、

前記第2基板上の、前記第2の複数のキャビティに近接する、前記リード線の端部にパッドを形成する工程と、

前記第2の複数のキャビティの位置で、前記第1及び第2基板を方形切断する工程と、

を備えている請求項91～97のいづれか一項に記載のリレー成形方法。

## 【国際調査報告】

## INTERNATIONAL SEARCH REPORT

International Application No  
PCT/US 94/01091

A. CLASSIFICATION OF SUBJECT MATTER  
IPC 5 H01H59/00

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
IPC 5 H01H

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US, A, 5 051 643 (MOTOROLA, INC.) 24 September 1991 see column 3, line 48 - column 4, line 64	23, 35
Y		1, 2, 5, 7, 19, 20, 24, 27, 30, 33, 36, 38, 45, 49, 51, 52, 59, 76
	---	-/-

Further documents are listed in the continuation of box C.

Patent family members are listed in annex.

## \* Special categories of cited documents :

- 'A' document defining the general state of the art which is not considered to be of particular relevance
- 'E' earlier document but published on or after the international filing date
- 'L' document which may throw doubts on novelty claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- 'O' document referring to an oral disclosure, use, exhibition or other means
- 'P' document published prior to the international filing date but later than the priority date claimed

- 'T' later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- 'X' document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- 'Y' document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- '&' document member of the same patent family

Date of the actual completion of the international search

24 June 1994

Date of mailing of the international search report

13.07.94

Name and mailing address of the ISA  
European Patent Office, P.O. 5818 Patentlan 2  
NL - 2280 Rijswijk  
Tel. (+ 31-70) 340-2040, Tx. 31 651 epo nl  
Fax (+ 31-70) 340-3016

Authorized officer

Libberecht, L

## INTERNATIONAL SEARCH REPORT

International Application No
PCT/US 94/01091

C(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	IBM TECHNICAL DISCLOSURE BULLETIN., vol.20, no.12, May 1978, NEW YORK US page 5309 K.E.PETERSEN 'Bistable micromechanical storage element in silicon' see the whole document	23,35
Y	---	1,2,5,7, 19,20, 24,27, 30,33, 36,38, 45,49, 51,52, 59,76
Y	US,A,2 927 255 (J.W.DIESEL) 1 March 1960  see column 5, line 47 - column 6, line 74 ---	1,5,7, 20,24, 27,30, 33,36, 38,45, 49,51, 52,59,76
P,X	DE,C,42 05 029 (SIEMENS AG) 11 February 1993  see column 4, line 1 - column 5, line 29 ---	69,70, 74,75, 79,81,82
Y	GB,A,2 095 911 (STANDARD TELEPHONES AND CABLES LIMITED) 6 October 1982 see page 2, line 24 - line 69	2,19
A	-----	14

INTERNATIONAL SEARCH REPORT			International Application No	
Information on patent family members			PCT/US 94/01091	
Patent document cited in search report	Publication date	Patent family member(s)	Publication date	
US-A-5051643	24-09-91	NONE		
US-A-2927255		NONE		
DE-C-4205029	11-02-93	NONE		
GB-A-2095911	06-10-82	CH-A- DE-A, C FR-A, B JP-A- US-A-	658541 3207920 2502390 57197728 4480162	14-11-86 14-10-82 24-09-82 04-12-82 30-10-84

---

**【要約の続き】**

通常前記第2接点(44)と離隔している。前記絶縁基板面上の導電層とポリシリコン層との間に電圧を供給すると、橋絡部材(18)が曲がり、前記第1接点(33)が前記第2接点(44)と係合するようにしている。リード線は、絶縁基板面上を、前記第2接点から、前記半導体基板の第2キャビティに近接して配置されたボンディングパッドへ延在している。ウェハー上の最終的なリレーは、各リレーの前記第2キャビティの位置で、前記半導体及び絶縁基板に切れ目を入れることによって分離され、電気接続用のパッドを露出させる。

【公報種別】特許法第17条第1項及び特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第1区分

【発行日】平成10年(1998)2月10日

【公表番号】特表平8-509093

【公表日】平成8年(1996)9月24日

【年通号数】

【出願番号】特願平6-518131

【国際特許分類第6版】

H01H 59/00

H01L 29/84

【F I】

H01H 59/00 8021-5G

H01L 29/84 B 9353-4M

特許出願用紙

平成8年9月1日

請求項の範囲

特許庁長官 芳賀 亮一郎

1 本件の著者 平成6年 9月1日 第518131号

2 補正をする者

著者たる氏名 特許出願人

住所 アメリカ合衆国, 92121-3707 カリフォルニア州,

サン・ディエゴ, スクラントン ハード 0868

名前 ブルックトゥリー コーポレーション

3 代理人

住所 東京都渋谷区渋谷1丁目17番11号 パーク王ビル4階

電話 03-5443-8461

氏名 N333 久里士 石川 亮男

4 著生特許請求項

羽林書

5 補正請求項

特許請求の範囲

6 請求の内容

羽林の通り。



1. 半導体材料からなる基板と、

前記基板上に配置され、両端部を有するキャビティと、

前記キャビティの背離部で前記基板上に支持され、前記キャビティ

の両端部に対して密着する構造部材と、

前記構造部材上に、前記キャビティの両端部の間に配置された電

気孔と、

前記構造部材上に配置された一对の次端部と、

を備え、前記次端部の各々は、前記電気孔と、前記キャビティの

両端部の各々との間に配置されているリレー。

2. 前記構造部材が、マスク層と、当該マスク層上の導電性材料層

と、当該導電性材料層上の電気絶縁性材料層と、を備える請求項1

に記載のリレー。

3. 前記構造部材は、リレーに形成される静電電荷を除去する請求

項1又は2に記載のリレー。

4. 電気絶縁性材料層は盛立した位置において除去されており、前

記導電性材料層を露出させてリレーに形成される静電電荷を除去す

る請求項2に記載のリレー。

5. 前記キャビティが第1のキャビティを構成し、

当該第1のキャビティから離脱し、前記リレーの位置を固定する

第2のキャビティを備える請求項1乃至4のいずれかに記載のリレ

ー。

## 特表平8-509093

6. 前記基板上で、前記第1のキャビティの内側部から離れた位置に第2のキャビティを構成し、

当該第2のキャビティ内で、前記電気接着剤層と前記絶縁性材料層とが固定される請求項1又は4に記載のリレー。

7. 前記基板は第1基板を構成し、

前記電気接着点は第1電気接着点を構成し、

绝缘性材料からなり、第1基板に固定された第2基板と、

当該第2基板上に、前記第1電気接着点と対向するように配置された第2電気接着点と、

電界を生成して、第1電気接着点が第2電気接着点と結合する位置に前記絶縁性部材を移動させる手段と、を備える請求項1から6のいずれかに記載のリレー。

8. 前記基板材料からなる基板と、

当該基板上の導体としている位置に配置され、両端部を備える複数のキャビティと、

前記基板上に、当該キャビティの各々を収容する位置において、各々のキャビティの内側部で前記基板によって支持され、文点としての前記キャビティの内側に對して回転する複数の複数部材と、

各々の複数部材上の当該複数部材の文点間に配置されている複数の電気接着点と、

を備える複数のリレーを提供するウエハ。

9. 各々の表面部材上において、当該複数部材上の文点と、複数部材上の各々の文点位置との間にそれぞれ配置された複数の突起物を

備える請求項8に記載のウエハ。

10. 前記複数のキャビティが第1の複数キャビティを構成し、

前記基板上の、当該第1の複数キャビティ中の個々のキャビティの各々の対の間にそれぞれ固定された第2の複数キャビティを備え、当該第2のキャビティの位置で、リレーをウエハから外気に分離できるように構成している請求項8又は9に記載のウエハ。

11. 前記基板が第1基板を構成し、

前記複数のキャビティが第1の複数キャビティを構成し、

前記複数の電気接着点が第1の複数電気接着点を構成し、

绝缘性材料からなる第2基板と、

各々が、第1の複数キャビティ中の各々のキャビティの位置で第2基板上に配置され、通常は第1の複数電気接着点中の各々の電気接着点と隣接して配置された複数の電気接着点と、

第1及び第2基板上の、通常は離隔した電気接着点の各々の対の間に電界を生成し、該電界接着点の一方を、他方の電気接着点と結合するように移動させる手段と、を備え、第1基板及び第2基板は前記第1の複数キャビティ中のそれぞれのキャビティの対向する側部に配置される請求項8乃至10のいずれかに記載のウエハ。

12. 基板性を有する半導体材料からなる各板を形成する工程と、

当該基板上に、絶縁性及びエッチング用遮蔽材料に備える特性を有する複数部材を形成する工程と、

前記基板の基板性に依存する寸法のキャビティを前記基板内の複数部材の下方位置にエッチングし、前記複数部材の長さの一部を前記キャビティから分離する工程と、

前記複数部材の長さの分離された部分の中間位置において、前記複数部材上に電気接着点を形成する工程と、を備えているミクロ構成部材上に記載されたリレーの完成方法。

13. 前記キャビティに第1のキャビティを構成し、

基板内での第1のキャビティの形成と同時に、基板内において第1のキャビティと隣接した位置に第2のキャビティを形成する工程を備える請求項12に記載の方法。

14. 最初に複数部材に導電性材料層を形成し、その後、基板にキャビティをエッチングする直前に、導電性材料層の上に電気接着性部材層を形成する工程を備える請求項12又は13に記載の方法。

15. 导電性材料層上の孤立した位置において、導電性材料層から電気接着性材料層を除去し、前記絶縁性材料層上の導電性層を削除する工程を備える請求項14に記載の方法。

16. 構成部材上の、電気接着点と、基板内のキャビティの内側部との間に突起物を形成する手段を備える請求項12乃至15のいずれかに記載の方法。

17. 電気的リレーを形成するための方法であって、

前記を有する第1基板を設ける工程と、

前記を有する第2基板を設ける工程と、

前記第1基板の面上に文点を設ける工程と、

前記第2基板の面上に文点を設ける工程と、

前記第2基板上の前記文点を回転させて、前記第1基板の文点と

結合させるように前記第2基板を修正する工程と、

前記第1基板の面上の文点及び第2基板の面上の文点を削除する工程と、

前記第1基板の面と前記第2基板の面とを固定する工程と、を備える方法。

18. 前記第1基板の面と前記第2基板の面とを内蔵する前に、前記第1基板と前記第2基板との間に真空を形成する工程と、を備える請求項17に記載の方法。

19. 第2基板の面上の接点の周りにおいて第2基板内にキャビティを形成することにより前記第2基板を修正し、第2基板の面上の接点を回転させて第1基板の面上の接点と結合させる工程を備える請求項17又は18に記載の方法。

20. 第1基板の面上にパッドを設けてパッドへの外側接続を提供する工程を備え、当該パッドは第1基板の面上の接点と電気的に接続される請求項17乃至19のいずれかに記載の方法。

21. 第2基板の面上の接点を、複数部材上に、第1基板の面上の接点に対して移動可能に配置し、第2基板の面上の接点と第1基板の面上の接点とを結合させる工程を備え、前記複数部材に、構成部材上に備えられる電気接着部材を削除するよう構成される請求項17乃至20のいずれかに記載の方法。

22. 構成部材を、導電性層と、導電性層上の電気接着層とから構成する工程と、

被絡部材の導電性層及び電気絶縁層内に穴を形成し、第2基板内における第2基板の面上の接点の周りにキャビティを形成することを容易にし、各2基板の面上の接点を互動させて第1基板の面上の接点と併合させる工程と、を備える請求項19に記載の方法。

2.3. 前記キャビティは、キャビティの境界を規定する円錐部を備え、

積立てた状態において、供給部材上の導電性層から被絡部材上の電気絶縁層を除去し、第2基板の面上の接点と第1基板の面上の接点との間の空間内の許容範囲の範囲を容易にする工程と、

電気絶縁層上において、第2基板の面上の接点とキャビティの底面との間に突起物を形成し、第2基板の面上の接点と第1基板の面上の接点との間に電離が発生するまで、第2基板の面上の接点を第1基板の面上の接点から離脱した位置に移動する工程と、を備える請求項22に記載の方法。

2.4. 傷格部材内に少なくとも一つの穴を形成する工程と、

被絡部材内の穴を遮してエッチング用試薬材料を加えて、前記基板の片面性に依存する寸法のキャビティを前記第2基板内の傷格部材の下方位置にエッチングし、前記傷格部材の長さの…部を第2基板から分離する工程と、を備える請求項22又は23に記載の方法。

2.5. 第2基板内のキャビティは第1キャビティを形成し、

被絡部材において、被絡部材上の接点と第2基板内のキャビティの背面側との間に突起物を形成する工程と、

第2基板内の第1キャビティと離脱した位置に第2キャビティをエッチングする工程と、を備える請求項22又は24に記載の方法。